

半導体において日本が世界の中で活躍できること

令和 6 年 3 月

一般財団法人 機械振興協会 経済研究所

委託先：株式会社 ドゥーリサーチ研究所

半導体研究会 委員名簿
(肩書は令和5年度当時、敬称略)

<座長>

福田 秀敬	株式会社 e コンセルボ	代表取締役社長兼 CEO
-------	--------------	--------------

<委員>

林 良造	機械振興協会経済研究所 武蔵野大学	前所長 客員教授
中島 一郎	機械振興協会経済研究所	特任研究員主幹
岩田 悟志	同上	特任フェロー
元橋 一之	東京大学 先端科学技術研究センター	教授 (経済研究所 Academic Advisor)
星野 岳穂	東京大学大学院工学系研究科	特任教授
吉本 豊	JSR 株式会社	執行役員

<オブザーバー>

森川 正之	機械振興協会経済研究所	所長
竹森 俊平	同上	特別顧問
北嶋 守	同上	所長代理、調査研究部長
許斐 義信	一般社団法人日本ターンアラウンド・マネジメント協会	代表理事
平井 淳生	一般社団法人電子情報技術産業協会	常務理事

<事務局>

井上 弘基	機械振興協会経済研究所	首席研究員 : PL
森 直子	同上	研究副主幹
麻生 紘平	同上	研究員
田邊 潤一郎	同上	リサーチアシスタント

<業務運営> (委託)

西尾 治一	株式会社ドゥリサーチ研究所	主幹研究員
榎本 桂子	同上	主任研究員
副島 佳代子	同上	研究員

はじめに

本報告書は、機械振興協会経済研究所の自主調査である「半導体研究会」プロジェクトの成果物である。本プロジェクトでは委員会を設置し、関係有識者を委員委嘱し、外部講師も招くかたちで議論した。それらを踏まえつつ、報告書は、経済研究所（の担当）にて、とりまとめた。委員会は、あくまで議論やアドバイスを頂戴する場として位置づけ、報告書の内容について責を負わない。

研究会は 1990 年代頃から始った日本半導体産業の“競争力弱体化問題”を振り返り、その中から今後に向けた示唆を得ようと努めた。産業の問題は、なにより企業の問題だが、政府措置についても議論した。

議論の特色は、視野を広くとり、周辺環境を重視した点と、今後への示唆に活かせる限りでの振り返りを重点にした点にある。（産業パフォーマンスへの網羅的、学術的な、いわゆる原因分析とは異なる）

振り返りにあたっては、よく見られるような単純化した 2 極論、すなわち当時の主要企業の経営陣が無能だと言い立てる論や（民間無能論）、単に政府措置とシェアを並列して、“相関”と“因果”の区別もないまま政府が無能だと言い立てる論（政府無能論）、あるいはその両方だけに集約できるといった論などは退け、視野を広くとることにした。

原因考察における方針としては、・今現在まで続いていない（その程度が少ない）問題などは軽く触れる程度にとどめた ・原因には階層構造があり、表層的～直接的なトリガーなどは消えも、現在まで通底する階層の問題などは重視することとした。

政府は政府で半導体について深く議論されているだろうが、さまざまな視角から、外部独立の立場での議論も、民間企業関係者を含め、なにかの気づきに貢献できれば幸いである。

2024 年 3 月

機械振興協会経済研究所（PL：井上弘基）

外部執筆協力者一覧
(五十音順；敬称略)

石内 秀美： コラム3 (微細化よりも高集積化)
(元・株式会社 EUVL 基盤開発センター (EIDEC) 社長)

岡村 淳一： 第2章第2節1
(産業技術総合研究所 招聘研究員)

中島 盛義 第2章第1節1
(株式会社ポトスセミコンダクタ 代表取締役社長)

東川 巖 第1章第1節3
(元東芝、リソグラフィ技術担当 (ユーザー側))

美馬 傑 第2章第2節2
(東京大学協創プラットフォーム開発株式会社 パートナー)

山本 磨人 第2章第1節3
(キャノン株式会社 宇都宮光学機器事業所 半導体機器 NGL 第三開発部)

上記各位の原稿は経済研究所にて適宜編集した。

他の箇所は、業務受託者である(株)ドゥーリサーチ研究所と経済研究所にて執筆・編集した。

目次

はじめに	i
研究委員会の議論からのダイジェスト・メモ（報告書自体とは独立して）	iv
第1章 振り返りと汲み取り	1
第1節 強さが凋落するとき ―官民における問題	1
1. DRAM	1
参考1：インテルにコントロールされるようになった DRAM	9
参考2：SDRAMを軸とした三星電子の最終的勝利	11
2. ロジック及びファブレス／ファンドリー問題	12
3. 半導体露光装置―液浸 ArF 敗退と EUV―	20
コラム1：液浸 ArF での ASML 勝利経緯	21
コラム2：EUV 技術課題～経緯	26
4. 半導体施策と官民	32
第2節 今もある強みと課題	38
第2章 今後に向けて―強みの掌握を目指すとき	47
第1節 デスバレーに陥りがちな強み萌芽へのテコ入れ例など	47
1. メモリ機能のオフロード化と新産業分野の創出＜本項、中島氏＞	47
2. パワー半導体等（SiC, GaN 等）＜本項、経済研究所担当＞	54
3. ナノインプリント技術＜本項、山本氏＞	54
第2節 スピンオフ輩出含めたポートフォリオの拡充へ	59
1. 半導体利用システム企画人材	59
2. 企業のカベを超える（ファンドとベンチャー等）＜本項、美馬氏＞	65
結びにかえて： 人材の前向き流動を	70
コラム3 ロジック半導体集積回路の将来： 微細化は終焉、高集積化は継続	71

研究委員会の議論からのダイジェスト・メモ（報告書自体とは独立して）

- ・半導体産業の競争力と言っても、1990年代から一般市場（PC）向けの色彩が強まったメモリー（DRAM）事業と、さまざまな機器セット／システムごとにカスタマイズする色合いが強いロジック事業では、問題の所在や対処が異なる点も多い。ゆえに2つを区分してそれぞれ議論した。

- ・総合電機や、コンピュータ・通信機大手（以下、まとめて総合電機、電機大手）といった多角大手にありがちなメリット／デメリット（本文後述）があり、DRAM敗退においてはそのデメリット／制約が大きく影響した。ゆえにメモリー事業の切離し（母体企業において多角的色彩を薄めること）・独立化などは、適切・必然とみえた。→今日、あらかた解消

たほうロジックでは、同一企業やグループ内にセット／システム事業があり、半導体がそれと密結合していたことは、“必ずしもそれ自体としては”デメリットとは見られない（多角的色彩は悪くない）。しかし密結合した先であるセット／システム事業自体の競争力が停滞～衰微すれば、ロジック半導体事業（ASIC、ASSP）も同様になりがちな構造になっていた。→今日でも議論余地あるところ

ロジックでは、さらに、ファブレス＝ファンドリーへの分業化問題*がある。一般にはロジック半導体事業における一連の活動を垂直連鎖に見立て、設計＝製造への分極化と言われるが、立入ってみると、単純に設計部隊と製造部隊への双極化とは異なる。

*世上、半導体一貫メーカー（IDM）の形態は古びており、ファブレス＝ファンドリー分業化が必須であるかのような、乱暴な議論も散見されるが、妥当でない。分業化モデルは、おおかたロジック半導体に有効であるものの、メモリー、アナログ（パワー含）等には拡がっていない。それにはそれなりの根拠があるが、ここでは略

- ・ファブレスは単に、ロジック半導体部隊のうちの設計チームで成立つものではなく、「セット／システム」の人材が絶対必須要件である。つまり半導体部隊“内”だけの分極化とはまったく異なる。→今日でも重要 이슈
- ・ファンドリーについても、それは製造引受けの「多顧客向けサービス業」であり、対顧客「サービス」をいかに環境整備し、顧客向けにリソースを割当ててゐるかが決定的で、いわゆる半導体部隊“以外”の人材をいかに取込み、活用できるかが要件である。

なお専業ファブレス＝（専業）ファンドリーとも、今日では「独立企業」が担うのが常態であり、それが妥当な根拠もある一方、ビジネスモデルは時代環境によって“ゆらぎ”あるものであり、絶対的なものではない：

- ・すなわち、GAFAM 等のサービス中心ベンダーは、サービス構想人材のほかに、サービス差別化（参入障壁）堅持や顧客ロックインに向け、セット／システム部隊、半導体設計部隊、さらに一部デバイス・プロセス部隊まで自社内に抱え、かつての日系電機大手以上とも言えるほどの垂直一貫性を持つようになった（ただし重電と半導体のような極端な水平的多角には走らず、手掛ける際は別の独立企業にしている）。つまりそれらは「専門ファブレス」とは異なり、チップ外販は主目的でないが、広義ファブレス部門を社内に抱え、ファブレス半導体事業者でもあるという能力を構築している。ファブレスと言え（それだけ専門の）独立企業とは限らなくなっている。→セットベンダの主導性が強まっている
- ・上記事態が IT サービス系のほか、“米欧の軍需システム企業”にも多々見られ、ロッキード・マーチン、レイセオン、ハネウェルなどは代表例である（欧州系も類似）。
- ・以上を約すると、決定的ファクタは「人材チーム」のほうであり、それが流動・異動するならば、企業ごとにそれぞれ適切なビジネスモデルが（ある範囲で）あり得るということ。→日本において独立・専門ファブレスだけが問題ではなく、セット／システムベンダ内の半導体人材チームも問われる 이슈だということを示唆している
- ・以上、ファブレス、ファンドリー、IDM を問わず、半導体屋以外の「外部人材」取込み・活用が要件であり、その巧拙は、死活的とみられた。→この動きへのインセンティブ、（それを実行しないことへのディスインセンティブ）を諸手段を通じて整備していくことは政策的に重要ではないか

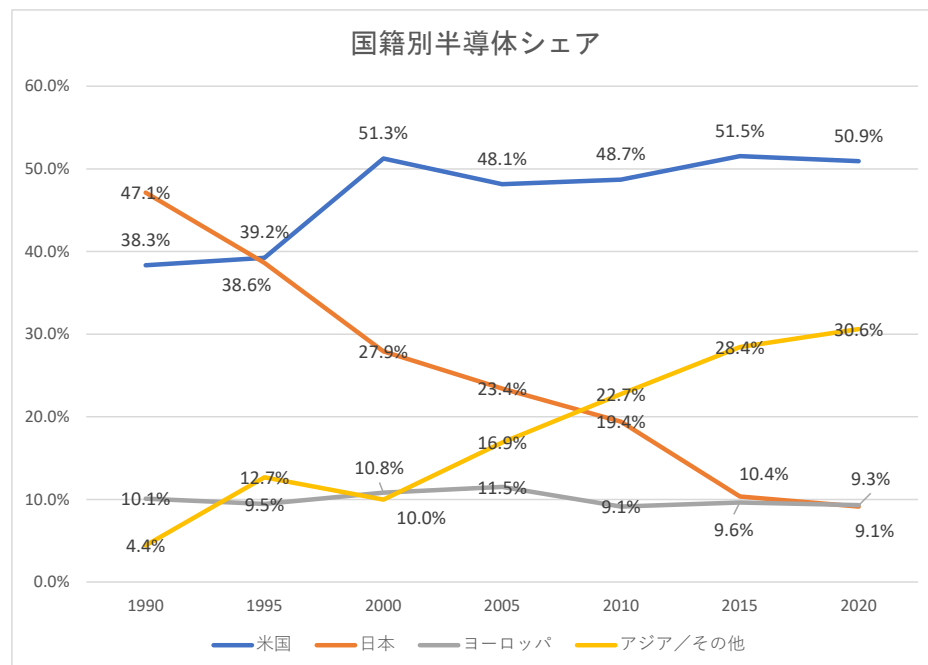
なお、過去の振返りとして、日本半導体産業の競争力が弱体化と言われる 1990 年代以降を中心にするとはいえ、弱体化の前には成功（興隆、強さ）があったわけで、必要な限りで、“強・弱”が反転した背景も若干考察した。

第1章 振り返りと汲み取り

第1節 強さが凋落するとき ―官民における問題

本書を貫いて産業における「強み」を問題にする。よく使われるのはシェアである。日本半導体産業（一般に資本国籍別）のシェアは、1988～89年の50%前後をピークとして、以後、世界でも特異なほどに転がり落ちた（図表 1.1）。一大変化であったが、何が、いかにシェアを変化させたのか。この点は DRAM とロジックに分けて振り返らねばならない。

図表 1.1 資本国籍別の半導体合計シェア



出所) Omdia

1. DRAM

1) 歴史的展開

まず簡単に過去事象を整理すると以下のようにまとめることができる。

1990年代初頭： DRAMの世界シェアで1990年に日系半導体メーカーは上位10社中に6社も占めていた。具体的には、NEC、東芝、日立、富士通、三菱電機、沖の6社であり、ほかに松下電子工業から日鉄セミコンダクタに至るまで、DRAMを手掛けていた。異常に容易で、楽に投資回収が見込まれるビジネス状況だったと言わざるを得ない。それを導いた最大の条件は、日米半導体協定による FMV (Fair Market Value) だったと思われる。日米半導体協定につ

いては後に詳しく説明を行う（p7）。

図表 1.2 DRAM メーカー売り上げランキングトップ 10 推移（1990 年～2020 年：5 年毎）

	1990年	1995年	2000年	2005年	2010年	2015年	2020年
	DRAM	DRAM	DRAM	DRAM	DRAM	DRAM	DRAM
	市場規模	市場規模	市場規模	市場規模	市場規模	市場規模	市場規模
	6,525	40,739	28,907	25,118	39,706	45,100	66,340
1	東芝 961 14.7%	サムスン 6,592 16.2%	マイクロン 5,984 20.7%	サムスン 7,760 30.9%	サムスン 14,866 37.4%	サムスン 20,434 45.3%	サムスン 27,667 41.7%
2	サムスン 839 12.9%	NEC 4,592 11.3%	サムスン 5,793 20.0%	SK ハイニックス 4,117 16.4%	SK ハイニックス 8,516 21.4%	SK ハイニックス 12,489 27.7%	SK ハイニックス 19,498 29.4%
3	NEC 754 11.6%	日立 4,239 10.4%	ハイニックス 4,494 15.5%	マイクロン 3,853 15.3%	エルピーダメモリ 6,446 16.2%	マイクロン 9,007 20.0%	マイクロン 15,575 23.5%
4	日立 617 9.5%	現代 3,950 9.7%	エルピーダ 3,113 10.8%	インフィニオン 3,226 12.8%	マイクロン 5,018 12.6%	ナニヤテクノロジ 1,355 3.0%	ナニヤテクノロジ 2,059 3.1%
5	TI 584 9.0%	東芝 3,458 8.5%	インフィニオン 2,665 9.2%	エルピーダメモリ 1,776 7.1%	ナニヤテクノロジ 1,699 4.3%	ウィボンド エレクトロニクス 607 1.3%	ウィボンド エレクトロニクス 578 0.9%
6	富士通 536 8.2%	LG セミコン 3,429 8.4%	東芝 1,957 6.8%	ナニヤテクノロジ 1,509 6.0%	パワーチップ テクノロジ 1,204 3.0%	パワーチップ テクノロジ 349 0.8%	エリートセミコンダクタ 475 0.7%
7	三菱電機 466 7.1%	TI 2,500 6.1%	三菱電機 968 3.3%	パワーチップ テクノロジ 1,241 4.9%	ProMOS 607 1.5%	エリートセミコンダクタ 258 0.6%	ISSI 215 0.3%
8	沖 305 4.7%	マイクロン 2,434 6.0%	ウィボンド エレクトロニクス 695 2.4%	ProMOS 860 3.4%	ウィボンド エレクトロニクス 502 1.3%	ISSI 207 0.5%	APメモリ 115 0.2%
9	シーメンス 298 4.6%	富士通 2,201 5.4%	モセルハイテック 670 2.3%	イトロンテクノロジ 183 0.7%	イトロンテクノロジ 252 0.6%	イトロンテクノロジ 204 0.5%	イトロンテクノロジ 103 0.2%
10	モトローラ 292 4.5%	三菱電機 2,051 5.0%	パワーチップ・セミコンダクタ-ISSI 455 1.6%	153 0.6%	エリートセミコンダクタ 180 0.5%	Zentel Electronics 78 0.2%	ルネサス 27 0.0%

注）上段：会社名 中段：売上（単位：M\$） 下段：占有率

出所）Omdia

＜メモ：1999 年 NEC 日立メモリ→エルピーダ。2002 年坂本社長、2003 年三菱 DRAM 合流＞

元来、DRAM は 1970 年にインテルが世界初の 1K-DRAM として発売。同社は総合メモリーメーカーだった。同社は 1986 年に DRAM から撤退しマイクロプロセッサ (MPU) に専念。当時の最大圧迫者は日本勢だった→日米半導体摩擦顕在化。DRAM は米国勢としてもインテルのほか、TI、モトローラ、マイクロン、IBM などが参入したが、日本勢に押されて、80 年代後半に劇的にシェア喪失。このときの図式としての「米→日逆転」は、のちの、「日→韓逆転」と酷似している。汎用メモリーはそれが起きやすい。米国は日本企業が総合電機で体力があり、それに加え銀行系列が支えるかたちで米国勢より投資体力があったとしたが、その「強み」は 90 年代半ば以降、韓国財閥+外資導入による圧迫で、日本勢の「弱み」に転化した。

1990 年代末葉からの撤退からエルピーダまで (2000 年代半ば) : 1996~99 年まで続いた DRAM 不況・価格崩落を受けて、DRAM を中心に世界半導体産業は事業売買 (ポートフォリオ再編) やスピンオフなどが続いた。99 年が再編のピークで、インフィニオンや韓国勢にみられるように、日本のエルピーダ誕生も、世界的にそれほど遅かったとはみられない。

1997 年 : モトローラ、DRAM 撤退
1997 年 : 日鉄セミコン、DRAM 撤退
1998 年 : 新日鐵、持ち分を台湾 UMC に売却 (館山は「日本ファウンドリー」に)
1998 年 : TI、DRAM 事業を マイクロンへ売却
1998 年 : 沖電気、DRAM 撤退
1999 年 : 富士通、DRAM 撤退
1999 年末 : 日立=NEC で、「NEC 日立メモリ」合併創立→社名変更 エルピーダ・メモリ
2001 年末 : 東芝、DRAM 撤退 (在米子会社のドミニオン工場→マイクロンに売却)

こうした DRAM をめぐる世界各国の動きをみると、日本勢の DRAM への対応は、遅くない着手だった。その後、エルピーダに関しては 2002 年の社長交代による再建が行われたが、これも適切なものであった。

2002 年 : エルピーダの社長交代、坂本氏へ
2003 年 : エルピーダに、三菱の DRAM が合流 (DRAM、日本で 1 社に)
2004 年 : エルピーダ東証上場

一方、韓国では、1997 年、アジア通貨危機によって、韓国財閥再編及び外資の大幅導入が行われ、現代電子と LG の半導体事業がハイニクスへと統合再編された。

1999 年：現代電子が LG セミコンを吸収合併（事実上 LG セミコン破綻）

2001 年：現代グループから半導体を分離（債務再編と一体）、ハイニクスへ（債権者主導）。

ドイツにおいてもシーメンスから Infineon がスピンアウトし、DRAM の事業がキマンダ（Qimonda）社としてさらにスピンアウトし、ニューヨーク市場に上場している。

1999 年：シーメンスから Infineon がスピンオフ（含 DRAM）

2006 年：Infineon からさらに DRAM メモリのキマンダ（Qimonda）社スピンオフ→NYSE 上場

2000 年代末～2010 年代： 2009 年頃から DRAM 市況は再び危機的事態を迎え、さらに再編が世界的に進む。このときは、ドイツのキマンダ社が破綻し、欧州が DRAM を喪失したのに比して、日本政府はエルピーダを断固、支えた。だが次の 2010 年代初頭不況で、エルピーダは 2012 年春に破綻。このとき日本はすでに「産業革新投資機構」（以下、INCJ：2009 年発足）を擁立済みだったが、同社は動かなかった。他方、翌 2013 年に INCJ はルネサスのほうは救済した。両社への対応は対照的だった。分水嶺の決め手は自動車メーカー等民間からも出資が得られるかどうかだったとみられる。こうして日本は日系資本によるものとしては DRAM を失った。ただし、米マイクロン社が買収し、エルピーダの広島工場はマイクロン社として操業継続している。

2009 年：独キマンダ（Qimonda）社、破綻

2009 年：エルピーダに改正産業活力再生法適用＝第 1 次救済

2012 年春：上記適用満了を目前に、会社更生法申請（ただし更正人＝坂本氏残留タイプ）

2013 年：マイクロンが倒産したエルピーダを買収（全株式取得）

2) 考察

こうした歴史を基に、DRAM の競争力転換をもたらした要因を考察する。

転換ボトムライン——インターネット+PC、および米流グローバリゼーション： 1980 年代までと 90 年代以降がクッキリ区分されるのは、冷戦終結にともなう米国主導グローバリゼーション（とくに中国・アジアの取込み）と、インターネットの登場（PC は付随して普及）である。米国の底力であり、米国は政治経済（体制）面でも、テクノロジー面でも、世界の政治経済・ビジネス環境を激変させた。転換促迫は、半導体を超えて、とくに電子・情報・通信システム全体に及び、さらに——程度差はあれ——、その他諸産業にまで及んだ。日本半導体産業の「環境変化への適合不全」が 90 年代（とくに後半）から顕在化していった。従来「強み」だった点が、しばしば「弱み」の原因に転化した。以下、いくつかの論点について考察する。

・ DRAM マーケットの変容と背後のインテル：

DRAM 敗退と言えば、一般に三星電子を筆頭とした韓国勢への敗退だけが強調されるくらいがある。むしろ韓国勢の健闘および日系総合電機各社における失策は否めないが、問題はそればかりでない。大きな背景として、DRAM が主に購入されていく先となる機器システムにおいて、世界的な“牽引力”が、1980 年代（メインフレーム+ミニコンやホビーPC）と 90 年代以降（PC+分散ネット→インターネット）で、大転換した点がある。93 年インテル世界トップ（Pentium5 が軸）は先駆けの象徴だった。

PC は“Win-tel”支配の構図となり、日系 DRAM 部隊は、社内メインフレーム事業とやり取りすれば世界の先駆けになれる構図を失った。DRAM の敗退は、日系各社における PC 等、情報処理機器（セット／システム）が、インターネット+デファクト PC の掌で踊るだけの“従属的事業に”成り下がり、迷走が始まったことと、軌を一にする。

この点についての仔細はこの節の最後に「参考 1：インテルにコントロールされるようになった DRAM」、「参考 2：SDRAM を軸とした三星電子の最終的勝利」として掲載した。

・ 総合電機：

半導体とのかかわりでは DRAM への影響とロジックへの影響は中身が異なる。DRAM については、投資をめぐる制約が中心点になる。米国系の半導体専門企業に対して日系総合電機が、水平的多角会社で、財務安定性が強みだった当時の規模感（1980 年代）と、それを超える規模の投資が必要な時代（90 年代後半以降）で対照的。

→ただし水平多角的な総合電機特有の問題（いわゆるコングロマリットディスカウント）は、時間がかかったが、その後、かなり解消されつつある（ロジックは本文後述）。

・ 総合電機各社による半端なアセットライト路線でブーメランを招く対外技術供与・提携：

世上、当時の日系エンジニアの不正アルバイト等も伝聞されているが、日系各社は公式に、各社の戦略・戦術の一環として、とりわけ韓国・台湾勢に技術供与や情報提供を行い、生産委託も進めて、自社投資を抑えつつ、自社ロゴ DRAM シェアを確保する方策を採った。それは

短期的にオイシイ（小賢しい）策に見えたが、中期的には、とりわけ韓国勢における DRAM 台頭を補助した。つまり自ら競争力格差の逆転を補助した側面がある。

この点は日系 DRAM 事業衰退の主因というより、1990 年代頃から顕在化し始めた総合電機財務の制約・限界を突破しようとした一つの対応であり、おおもとは総合電機の制約問題だったが、韓国勢、とりわけハイニクス（現代電子、LG 電子）の DRAM が、90 年代“急速に”キャッチアップする点を助けたとみられる。（米国 DRAM 勢はマイクロン 1 社へ、集約していく行動が顕著だったのと対照的）。

日系メモリ企業提携の歴史

1989 年(1M)、90 年(4M)、93 年（16M）日立から金星へ DRAM 技術供与。逆に金星から日立にチップ OEM 供給。ほかに日立＝TI 提携もあるが略。

1992 年：東芝・IBM・シーメンスで 256M-DRAM 共同開発

→1996 年～東芝＝IBM で、在米合弁「ドミニオン・セミ」社にて DRAM 生産

→2000 年：東芝が IBM 持ち分を買取り（IBM は DRAM 撤退）

→2001 年末：東芝はドミニオン工場をマイクロンに売却（東芝も DRAM 撤退）

（DRAM ではないが、1992 年、東芝→三星へ、NAND 技術情報交流に合意）

1993 年：富士通→現代電子、4M／16M—DRAM の生産協力、相互製品供給約束

1994 年 2 月：NEC は、三星電子と 256MDRAM セルに関する技術情報交流に合意

1994 年：沖電気→NANYA へ、16MDRAM 技術供与

1994 年：三菱電機（兼松）＋台湾ユーマックスグループで、台湾に PowerChip Semicon 合弁設立し、16MDRAM 生産へ

1995 年：東芝は Winbond へ DRAM 技術ライセンス。生産委託も

1996 年 3 月：NEC は、三星電子と 256MbDRAM 製造技術の共同研究に合意

1999 年：三菱電機は、台湾 Vanguard 社、Powerchip Semiconductor Corp.（PSC 社）の両社に 0.2 μ m ルールと 0.18 μ m ルールのプロセスを使った DRAM 製造技術を供与。生産委託も

・エクイティファイナンス：

一般に、財力やリスクテイク力の面で日系総合電機より韓国財閥が強いと言われるが、財閥それ自体の強さもさることながら、彼らが米欧系のエクイティ（含メザニン）を大規模に導入しつつ、しかし主導権は財閥側がかろうじてキープする、ギリギリの構図に仕立てた点は巧み

だった。日系総合電機はその点で動きが鈍かった。背景には、外資利用に関して労使とも抵抗感があったほか、大規模・長期の外資エクイティを「使いこなす」ためのカウンタパートナであるべき、日本側の官民ファンドや政策投資銀行などの能力も、相対的には貧困だった^(注1)。

・日米半導体協定：

DRAMへのインパクトとしては、FMV（Fair Market Value：公正価格制＝見込でなく現実のコストから価格を積上げ、売手は下方には自由に価格設定できない）制度で高単価にはりつき。韓国勢躍進の、経済的基礎環境を与えた。また、日系半導体各社内部への影響も。

1980年代後半からのFMVで、DRAMは「もうかり過ぎ」「売上増も驚異的」な時代を迎えた。半導体事業内部ではDRAM主導の気風・気質が圧倒するようになり、ロジックやアナログにおける“顧客対応マーケティング”はマイナー 이슈に転落した。各社は、一般市場へ向けた汎用・規格品を吐き出す点に集中するようになり、その範囲の中で関心は市場投入タイミングとコスト、それに先立つ投資計画などに集中されるようになり、本来有能たり得た人材たちへの「視野狭窄」が誘導され、問題関心が狭い範囲に矮小化された。

・コンソーシアムなど：

コンソーシアム経緯などは後述するが、当時のコンソーシアムは元来、DRAMそのもののテコ入れを狙ったものではなかったので、DRAM凋落を防げなかった等の主張は妥当しない。

以上、1980年代までと90年代以降では、グローバルビジネス環境の変化（米国主導の中国・アジア取込み）、DRAMを主導的に牽引するセット市場の変化（PC、ネット機器）＝アメリカによる情報・ネットシステムの先導性再構築が、根本レベルに作用した。

その上で、かつて日本の「強み」だったはずの、総合電機のあり方や銀行系列（ウラを返せばエクイティファイナス能力貧困）などが、——韓国財閥による巧みな外資エクイティ利用＋技術先進性獲得による挑戦を受けたことで——、「弱み・制約」に転化した。

投資体力だけでなく、規格対応商品投入等でもSDRAMの本格量産タイミング等、日本勢は後れがちになり（リスク回避傾向）、エルピーダ1社を残して自滅した。

政府政策としては、そもそも日米半導体協定におけるFMV制（や後述のシェア20%問題）は、当時の日本政府の“限界”を示唆している。これが韓国勢躍進の、経済面での基礎を与えた。また意図せぬ副次効果として、国内的にも、総合電機各社の半導体事業におけるDRAM主導態勢を、1980年代前半以上に“固着化”し、経営の視野狭窄など能力劣化を誘発した。政府政策としては個別のコンソーシアム問題などの小さいイシューより、米国官民に押切られ

^(注1) ルネサスのINCJによる救済は例外的に成功したが、INCJから意欲ある有能人材が直接ルネサスに飛込んで、長期にわたりコミットし続けた点が分水嶺だったか。

がちな対米交渉力の弱さのほうが、はるかに重大・深刻な問題だったのではなかろうか＜＊＞。

＊いわゆる日本国内半導体消費の 20%を外資系半導体からの購入とするというアレンジが問題とされることが多く、確かにそれはロジック～アナログに間接打撃になったとみられる（design-in 推進）。世界を見渡せば、政府間で「目標」約束をしても、放置して目標達成しない例は多数ある。しかし米国側が主に日本をターゲットにした 1988 年包括通商競争力法スーパー301 条で制裁をチラつかせていたこともあり、日本政府・電機各社は、約束実現に向けて忠実に努力した（外資系半導体ユーザー協議会 U-COM 等）。約束の若干未達→再交渉（他目標への振替え）などの粘り腰政策が取れなかったかなど、約束の「履行」～再交渉面における米国への忠実さは議論可能なはずだが、今となっては不詳な部分も多い。

政府は、DRAM 最後の 1 社となったエルピーダを一度は救済した（このとき欧州は DRAM 喪失＝キマンダ破綻）。しかしわずか 3～4 年後の第 2 次危機時には、再度のテコ入れを控えた。この判断の可否は極めて難しい。1 年後に産業革新機構がルネサスを救済したのと対照的だが、ユーザー企業など民間からの出資も得られるかが、判断を分けたと見られる（注2）。

エルピーダ破綻後の処理として、米マイクロン社が買取った。つまり政府は当時から、必ずしも資本国籍視点で外資／内資にこだわっていたわけではなかった点が明らかである＜＊＞。その後、広島工場の部隊には、あれこれ浮沈の歴史はあるとはいえ、東広島工場は、“国内活動”（含雇用、税収その他付加価値獲得）としては継続しており、国内から DRAM 事業が消えたのとも異なる。

＊今日、経済省自身による過去の半導体政策への反省として、国内勢へのこだわりと外資引き込み躊躇が公表されているが、半導体政策の至らなさはそのような単純なものではなく、浅い理解と言ふべきであろう。

今は資本国籍別シェアの視点が、世界的にも一般的だが、地域拠点別の視点も大事であり、後者の視点では、日系 DRAM なり半導体全体なりのシェアは、前者シェアよりは若干、高い。加えて、そもそも“シェア”という指標も、（半導体の基本は量産コストダウンだから無視はできないが）一指標であって、至上かどうかは問題である。1980 年代等の高シェアを念頭に、日本のシェアが落ちた点を悲しむのは、捉え方自体が“後退的”（レトロバック）であろう。DRAM 主導の“オーバーシュート”（環境との関係で出来すぎた過程）は、“基準”として適切でない。シェアで問われるのは、もっと細かい区分のそれぞれで、「強い」差別化特色を持った半導体事業におけるシェアであろう。“国内に”、それらがどれほど多数、多年にわたって存在～存続しているかが、目指すポイントではあるまいか。

（注2） クルマ業界はルネサス破綻を避けたかったが、DRAM メインユーザーである NEC、富士通、日立等（コンピュータ系）は、むしろ DRAM 事業を出した側であり、DRAM はどこから買ってくれば良いものだった。さらに背後にはコンピュータ系事業において、日本の勢いは 1990 年代、とりわけ末葉以降に失速し、独自性を諦めて、Win-tel 支配圏内でどう生残るかに汲々としていた点がある。DRAM 等は規格品購入だけで充分、という図式に成り下がっていた。

参考 1：インテルにコントロールされるようになった DRAM

1993 年 5 月からインテルが Pentium(P5)(0.08 μ m, 66MHz)の出荷を開始した。

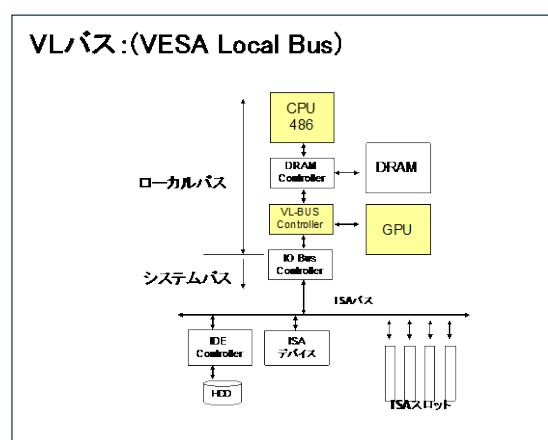
1990 年に入って、パソコン市場に起きた大きな変化は、ユーザーの使用環境の変化であった。

それまで CUI(Character-base User Interface：文字ベースのインターフェース)の使用環境であったが GUI(Graphical-based User Interface：グラフィカルベースのインターフェース)へと大きく変化が始まっていた。

1990 年に発売された Windows 3.0 は、爆発的に普及した。このため、PC メーカー各社は、Windows に対応したグラフィックス能力をもつパソコンを発売しようとした。Windows 用のグラフィックスアクセラレータ市場が急速にたちあがった (GPU 普及淵源)。グラフィックスアクセラレータ・メーカーは、1992 年に VL-バスと呼ばれるバスを定義した。VL-バスは、構造が簡単であることもあり瞬く間に普及した。<バス仕様は半導体仕様に重大影響>

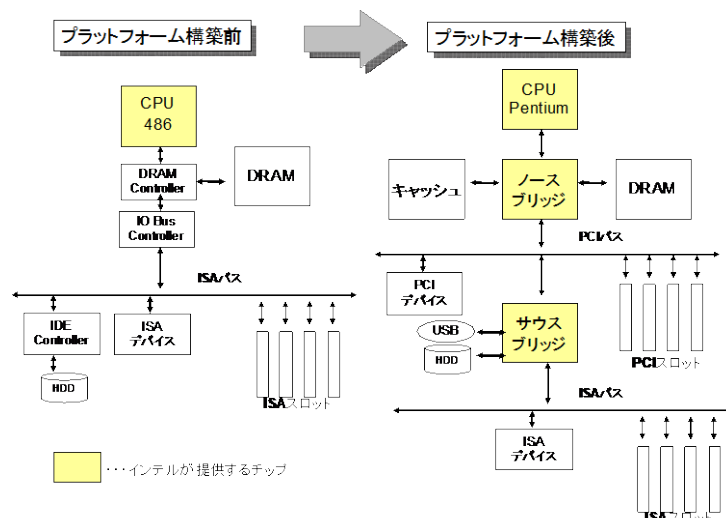
下図は、Intel が提供する CPU と VL-バスとの関係を示している。

図表 1.3 CPU と VL-バスとの関係



GPU の動作周波数と CPU の動作周波数が同一に動くことにより、パソコン全体としては、高いグラフィック性能を得ることが出来る。しかし、このことは、逆に言えば、高周波な CPU が市場導入されたとしても、GPU が高周波な CPU と同期しない限り、最新の CPU を採用することができない、という事になってしまう。Intel にとっては、まったく不都合なバスであった。

図表 1.4 インテルのプラットフォーム

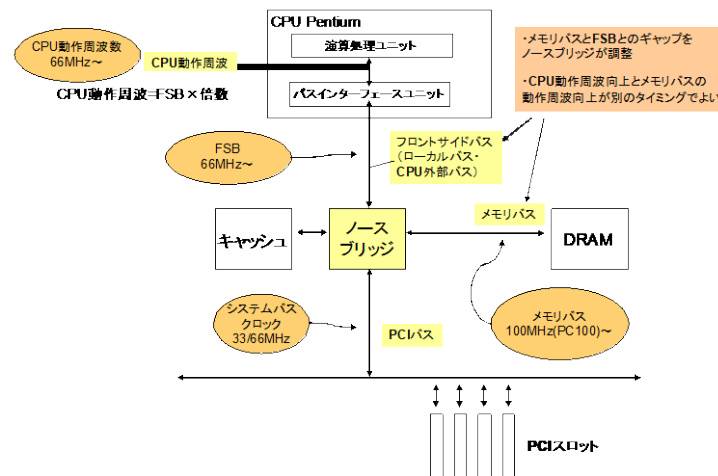


Intel のプラットフォームとは、チップセットと CPU で構成された回路の事である。プラットフォーム構築前とプラットフォーム構築後の Intel が供給するチップの範囲を比較すると、プラットフォーム構築後の方が、Intel が供給するチップの範囲が拡大している。Intel は、プラットフォームを拡大するにあたり、チップセット間の信号規格であるバス規格（PCI バス規格）を、PCI SIG^(注3) というコンソーシアムで規定した。次に、チップセットを Intel 自らが供給し、上図に示すようなプラットフォームの構築をおこなった。

当初、PCI の規格化は CPU のローカルバスに限定されたものであった。ローカルバスとは、CPU 近辺のバスのことである。すでにローカルバス上の CPU と DRAM 間の転送速度は、限界に来ており、何らかの新しいインターフェースプロトコルが必要であり、このためにプラットフォーム戦略を執ったのである。

図表 1.5 ノースブリッジ

ノースブリッジ周辺



CPU と DRAM の間には、ノースブリッジが存在し、メモリと CPU の動作周波が異なる。ノースブリッジ導入以前は、一般的に DRAM と CPU の動作周波（ローカルバス周波）は、同一であった。しかし、メモリ動作周波と CPU 動作周波が異なるようになってきた。CPU の動作周波向上がメモリの動作周波向上のペースを上回るであろうといわれていた。ノースブリッジを導入することで、メモリの動作周波にとらわれることなく、CPU の動作周波を向上させることが可能となった。すなわち、Intel の MPU ビジネスにとっては、「プロセス独立」の環境を作り出すことにより、高周波の CPU の開発が終わるたびに、システム全体の再設計することなく、最新の CPU をシステムに搭載できる環境ができた。

Intel が Triton 「430FX」になってはじめて直接 DRAM に関わり始めた。後の IBIS の利用が本格化した結果だ。EDO-DRAM により、それまでの 22MHz に代わって 33MHz の速度で MPU との通信が可能になった。EDO-DRAM 以前は、1986 年～1995 年の長きにわたってこの 22MHz で動作する Fast-Page Mode (FPM) と呼ばれる方式の DRAM が使われてきていた。

この時期は、奇しくも日米半導体協定下で日本勢が栄華の春を享受していた低速な市場クロックスピードの時期と全く重なっている。なお、EDO-DRAM は技術的には FPM-DRAM に少しだけ変更を加えた進化版であり、マザーボード上のクロックとは独立に動作する非同期と呼ばれる方式の DRAM でもあった。

しかも、1995 年から 1996 年にかけて大暴落したのは、この FPM 方式の DRAM だった。興味深い点として、FPM や EDO 等の非同期型 DRAM は、MPU とのタイミング処理等に関連した内部構造もかなり特殊で複雑だったため、日本勢の優れた設計能力や製造能力が発揮しやすいものだったという事実である。

(注3) PCI SIG：汎用の拡張インターフェイス規格である PCI (Peripheral component interconnect) とその関連規格の策定／管理を行っている組織。設立は 1992 年。

Intel は前述したように 1993 年 5 月から Pentium(P5)(0.08 μ m, 66MHz)の出荷を開始。しかし動作周波数が高いために MPU をサブシステムとして含む広義の意味でのマザーボード・アーキテクチャを、社外のリソースに全面的に依存しなければならなかった。そのような広義のアーキテクチャがないまま高速 MPU を次々に市場投入しても、普及型パソコンへの組込がどんどん難しくなるため、自らのビジネスの破綻に繋がってしまうことが歴然としていた。状況を打開するために、外部リソースを徹底的に集積・活用する仕組みを導入した。中でも、設計ベンダーや半導体メーカーに呼びかけて 1990 年代初頭に IBIS Open Forum を設立。

(IBIS Open Forum : IBIS モデルを作り、信号品質に関連するシステム化実装技術上の難題をシステムレベルでのシミュレーションを多用することで解決するためのものである。IBIS : Input Output Buffer Information Specification の略。)

MPU の高速化は、PC100 (1998 年) という PC プラットフォーム規格 ^(注4) も直ぐに時代遅れにした。そして、翌年の 1999 年には、Intel 主導の PC133 が、そして 2000 年には PC200 が JEDEC 標準として提示された。さらに、同じ 2000 年には、SDRAM をさらに高速化させるために、DRAM 内の処理を二重に並列化して MPU と 400MHz で同期可能な DDR (Double-Data-Rate) 方式の DRAM 規格に準拠したチップセットを導入した。この方式は、2003 年には DDR2 方式として 4 倍の 800MHz、2007 年には DDR3 として 8 倍の 1600MHz で同期可能な方式として進化していった。2014 年には、DDR4 として 16 倍の 3200MHz までに対応可能な規格まで標準化されている

この事により、DRAM は CPU の性能向上、OS の性能向上、アプリケーションの種類の拡大、性能向上によるアプリケーションサイズ容量拡大によりパーソナルコンピュータ 1 台当たりの搭載容量の拡大が容易となったが、半導体の側はそこへ向けた商品投入タイミング、さらにそのための先行設備投資タイミングやその規模感が問われることに。

参考 2 : SDRAM を軸とした三星電子の最終的勝利

1998 年、PC66 や PC100 に準拠する 128M ビットの SDRAM が、三星電子から日本勢に先行する形で登場した ^(注5)。

さらに、三星電子は、128M ビットを 1998 年の前半に、256M ビット SDRAM を同年後半に、それぞれ発売開始するという離れ業をやった。三星電子の情報によれば、当初大量に製造された 128M ビット DRAM のほとんどがローエンドサーバー向けに販売され、大きな利益を生んだ。

NEC や東芝も三星電子を追従する形にはなったが、1999 年に PC133 にも対応した三星電子風の 128M ビット SDRAM 市場向け量産をすぐ開始。ところが、その頃になると 128M ビットの価格も対前年比で 60% 超も下落。この下落は、その後もさらに加速。1998 年に 128M ビット DRAM の世界出荷量は 260 万個だったが、翌年の 1999 年には 2,212 万個と 8.5 倍にも増え、レッドオーシャンに ^(注6)。

^(注4) PC100 とは PC で利用する目的で、100MHz のクロック周波数で動作する SDRAM とそのメモリ モジュールの仕様を定めた規格。

^(注5) SDRAM は元来、NEC 等が発案したとされる。日本勢は初期・少量の先端 DRAM 発売開始では世界に先駆けていたが、問題は本格量産、商品としての本格・大量投入のタイミングであり、その点では三星に後れた。

^(注6) 別途前述 1999 年 DRAM 大苦境～再編を指摘したが、背景には三星に先駆けられた SDRAM を、後発で挽回しようとした各社の投資過多があった。背景には日系 DRAM 各社の、規格対応商品投入タイミングの後れがある。

2. ロジック及びファブレス／ファンドリー問題

ロジック半導体では日本は弱かったか？： そんなことはなかった。ここで広義ロジック（以下単に「ロジック」という）は、次のようにマイクロ類と他のロジックを合わせた総体とする。

広義ロジック

- ・ マイクロ類：MPU（マイクロプロセッサ）、MCU（マイコン、マイクロコントローラ）など^(注7)
- ・ 他のロジック：ASIC=USIC(Application Specific IC, User-Specific IC)（顧客カスタム IC）
ASSP(Application-Specific, “Standard” product)（アプリごとの“標準” IC）
その他汎用ロジック等

今もマイコン（MCU）でルネサスは、2022 年マイコン全体で、1 位（Gartner 発表）～2 位（Omdia 発表）とされ、なかでも車載マイコンに強いなど、1～3 位圏内を、ST マイクロ、NXP、インフィネオンなどの欧州系と競い合っているベンダーである。マイコンは、かつては図表 1.5 にも反映されているように、NEC が「V」シリーズという強いマイコン（一部は MPU=プロセッサ）を持っており、日立も「H」～「SH」シリーズのような MCU~MPU を持つなど、1990 年代初頭までは世界上位に食込んでいた（その流れが今のルネサスマイコンにつながっている）。他方、ゲートアレイ（GA）タイプの ASIC では、富士通、東芝が強く、1990 年のロジック世界ランキング 10 社の中に、以上のほか、松下、沖を含む合計 6 社が日本勢だった。1980 年代後半～1990 年代初頭にかけて DRAM がオーバーシュートしていた頃、相対的にロジックは目立たなくなっていたが、世界の中で“強いほう”であり、日本半導体は DRAM 一本足だけではなかった。

^(注7) MCU は MPU よりも記憶部や IO 部をチップ「内」に多く持ち、外部ソフトウェア（プログラム）で主に“各種機器の”、制御等を行うチップ。たほう MPU の代表は PC 用やサーバー等の情報処理用プロセッサ（情報処理のための制御も行う）

図表 1.6 Logic メーカー売り上げランキングトップ 10 推移 (1990 年～2020 年)

	1990年	1995年	2000年	2005年	2010年	2015年	2020年
	Logic	Logic	Logic	Logic	Logic	Logic	Logic
	市場規模	市場規模	市場規模	市場規模	市場規模	市場規模	市場規模
	18,024	75,760	105,324	116,700	139,849	152,266	207,949
1	インテル 2,726 15.1%	インテル 12,396 16.4%	インテル 27,492 26.1%	インテル 33,120 28.4%	インテル 39,315 28.1%	インテル 48,738 34.9%	インテル 70,816 34.1%
2	NEC 1,885 10.5%	モトローラ 4,382 5.8%	NEC 5,591 5.3%	TI 5,655 4.8%	ルネサス 8,593 6.1%	クアルコム 12,101 8.7%	ブロードコム 14,310 6.9%
3	モトローラ 1,431 7.9%	NEC 4,050 5.3%	モトローラ 5,117 4.9%	ルネサス 5,089 4.4%	AMD 6,345 4.5%	Apple 5,887 4.2%	クアルコム 13,721 6.6%
4	東芝 1,122 6.2%	東芝 2,657 3.5%	TI 5,020 4.8%	NEC 4,080 3.5%	TI 5,926 4.2%	サムスン 5,696 4.1%	NVIDIA 13,035 6.3%
5	日立 889 4.9%	TI 2,570 3.4%	東芝 3,339 3.2%	フリースケール 3,932 3.4%	クアルコム 5,330 3.8%	NXP 5,248 3.8%	AMD 9,635 4.6%
6	富士通 689 3.8%	日立 2,097 2.8%	日立 3,070 2.9%	AMD 3,917 3.4%	STマイクロ 4,023 2.9%	メディアテック 5,213 3.7%	Apple 8,376 4.0%
7	TI 626 3.5%	富士通 1,829 2.4%	Agere 3,063 2.9%	東芝 3,058 2.6%	サムスン 3,654 2.6%	NVIDIA 4,396 3.1%	メディアテック 8,267 4.0%
8	松下 533 3.0%	IBM 1,422 1.9%	IBM マイクロ 2,944 2.8%	IBM 2,718 2.3%	NVIDIA 3,196 2.3%	ルネサス 4,260 3.0%	ハイシリコン 8,029 3.9%
9	LSI Logic 503 2.8%	フィリップス 1,418 1.9%	フィリップス 2,889 2.7%	クアルコム 2,594 2.2%	東芝 2,974 2.1%	AMD 3,917 2.8%	サムスン 5,298 2.5%
10	沖 495 2.7%	三菱電機 1,409 1.9%	AMD 2,814 2.7%	ブロードコム 2,589 2.2%	メディアテック 2,566 1.8%	TI 3,575 2.6%	NXP 5,096 2.5%

注) 上段：会社名 中段：売上（単位：M\$） 下段：占有率

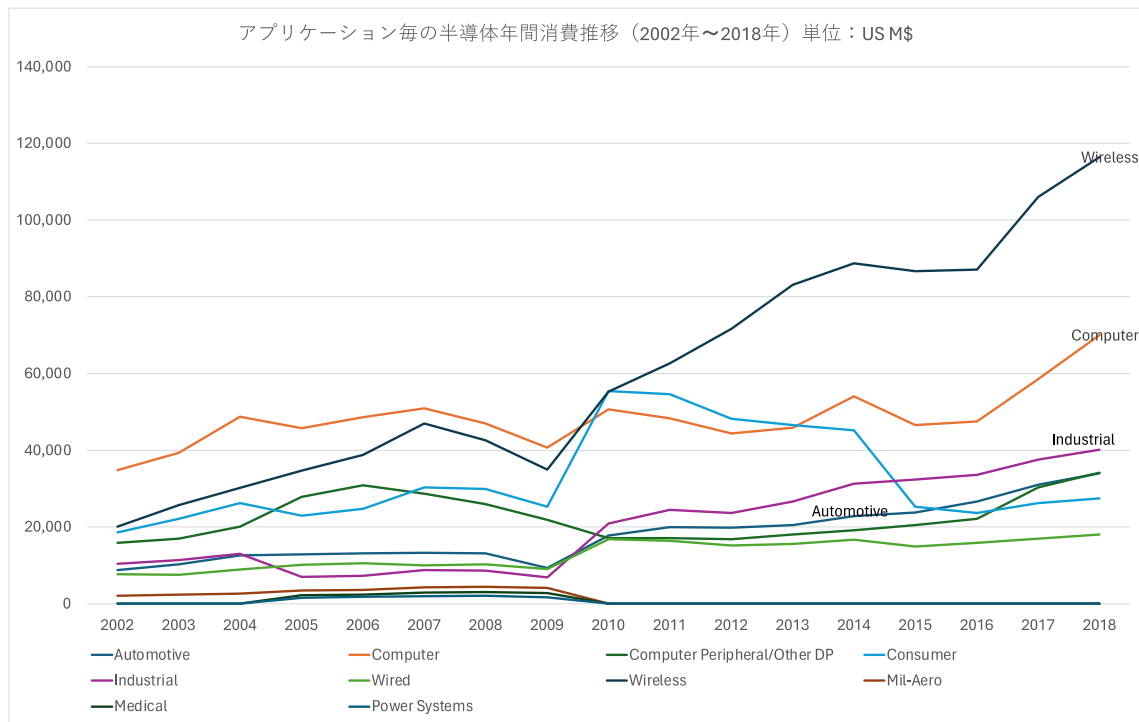
出所) Omdia

<メモ：2002 年 NEC エレクトロニクス分社；1 期ルネサス発足（日立・三菱）。2010 年 2 期ルネサス（N エレ合流）>

2000 年代半ば～2010 年代に進んだ後退：図表 1.6 のようにランキング面で見れば日系ロジックの地位は、1990 年代から徐々に世界の拡大テンポほどでなくなり、シェアは相対的に落ちてくるが、ただし 90 年代末葉～2000 年頃までは絶対額は伸び続け、なんとか世界的地位を保っていた。顕著な問題は、次述のように、「需要」＝半導体応用システムの側で生じ、その需要変容の中で、2000 年代半ば頃からの、クアルコム、NVIDIA、メディアテックなど、いわゆるファブレス台頭も生じることになる（後述）。

半導体リーディングカスタマ（機器セット／システム）の問題： 図表 1.7 は世界半導体購買額の用途（アプリケーション）別動向である。図表 1.7 では 1990 年代等の過去データが無く、また出荷からみたデータではなく購買額調査からみたデータなので、調査は網羅的というより、世界の半導体大口顧客の動向を反映している。

図表 1.7 世界半導体購買額でみた用途先-2002～2018 年-（半導体種別問わない合計額）



出所) Omdia

2002～08年頃まで： 全体の中でコンシューマ機器向けやコンピュータ周辺機器向けが占める「構成比」はほどほど大きかった。むしろ 1990 年代のネット+PC 時代にすでにコンピュータ向けが圧倒的になっており、2000 年代からは携帯（ワイヤレス）向けも急伸張したのだが（後述）。上図は全半導体の購買額であり、ロジックだけは図示されていないが、コンピュータ本体（MPU のほかに DRAM がかなり大きい）に比べると、「周辺機器」やコンシューマ機器向けには、概してメモリー比率はさほどでなく、ロジックやアナログ等の比率が高い。周辺機器にはたとえばプリンタ等があり、コンシューマには AV 機器、デジカメ、ゲーム機等がある。1990 年代末葉頃までは日系セットベンダが、インターネットに押されながらも、世界的な活躍をかつて保っていた分野である（2010～14 年のコンシューマの例外的オーバーシュートは短命に終わった単体ゲーム機ブームによる）。

2009～10年以降： スマホ向け半導体が、i-phone（2007 年）、アンドロイド（2008 年）の浸透を受けて、ロジックへの買付けは世界で驚異的に伸びた（wireless）のに対して、コンシューマ向け半導体などは 2000 年代初頭の水準から、絶対額でもほとんど伸びない事態となり、構

成比は当然激減した。コンピュータ周辺機器も大同小異の動向である。

半導体“購買”の企業別ランキングの推移（2002～2023 年）を見ると： 図表 1.8 のように、2002 年に上位 20 社のうち 9 社＝半分弱は、日系企業（セット部門による半導体購入額）だったが、2010 年には、三星、アップル（および HP：サーバー系）の地位が一層上がり、日系企業は 5 社ほどになり（ソニー、パナソニック、日立、東芝、富士通：当時しばしば携帯向け）、かつてのシャープ、サンヨー、キヤノンは圏外に去り、任天堂などゲーム機ブームも長続きしなかった。2023 年現在はソニー8位 1 兆円台半ば＝ゲーム機ほか、パナソニック 11 位 1 兆円弱＝コンシューマー一般のほかクルマ向け購入伸張、の 2 社が上位 20 位に入る程度である。

図表 1.8（1） 電子機器メーカー半導体消費金額

電子機器メーカー半導体消費金額 (単位: US\$M)											
	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012
1	HP	デル	HP	HP				アップル			
	9,818	10,228	12,774	12,667	13,219	14,990	12,903	10,985	13,261.4	19,457.8	27,931.9
2	デル	ノキア	デル	デル		サムスン			サムスン		
	8,446	7,546	12,106	10,967	11,146	10,918	10,783	10,252	13,710.2	15,423.3	18,518.3
3	ノキア	松下	ノキア		ノキア			レノボ			
	6,098	7,546	8,293	8,533	10,208	14,325	13,298	9,080	3,697.2	5,280.2	7,269.3
4	松下	ソニー	松下	サムスン		デル			HP		
	5,613	5,818	7,137	7,554	8,272	10,847	8,984	7,186	13,394.9	11,848.3	10,358.5
5	ソニー	IBM	ソニー	モトローラ		アップル			ソニー		
	5,250	5,550	6,857	6,587	8,070	6,035	6,971	7,000	11,813.2	10,548.9	9,961.5
6	IBM	シーメンス	IBM	ソニー		パナソニック			デル		
	4,953	5,039	5,741	6,008	6,422	6,267	5,985	5,711	10,042.2	8,655.4	7,119.7
7	シーメンス	モトローラ	シーメンス	松下		ソニー			LGエレ		
	4,775	4,747	5,678	6,542	5,805	6,910	6,327	4,432	7,772.4	7,335.0	6,028.6
8	モトローラ	サムスン	モトローラ	レノボ		モトローラ			ファーウェイ		
	3,842	4,257	5,110	3,600	4,292	7,594	5,768	4,237	3,949.2	4,512.8	5,076.8
9	サムスン	日立	サムスン	東芝		LGエレ			シスコ		
	3,257	3,952	5,022	3,682	4,045	4,285	4,136	3,922	6,694.5	6,392.0	6,378.1
10	日立	NEC	日立	シーメンス		キングストン			パナソニック		
	2,649	3,367	3,992	4,025	3,633	2,878	3,726	3,389	7,649.7	7,439.4	6,323.6
11	NEC	富士通	NEC	IBM		エイサー			日立		
	2,509	3,051	3,818	3,829	3,467	2,851	3,283	3,271	5,003.8	5,057.3	4,489.7
12	LGエレ	LGエレ	東芝	LGエレ		東芝			マイクロソフト		
	2,238	2,723	3,237	3,169	3,416	3,959	3,633	3,209	1,297.4	1,220.7	1,441.5
13	東芝	東芝	LGエレ	アップル		任天堂			シャオミ		
	2,180	2,608	3,211	2,557	3,387	2,705	3,172	3,061	-	235.1	813.1
14	富士通	ボッシュ	富士通	ソニー・エリクソン		日立			東芝		
	2,130	2,550	3,197	2,179	3,136	3,293	3,321	2,981	5,482.4	5,529.4	4,832.5
15	ボッシュ	サンヨー	ボッシュ	シスコ		レノボ			TCL		
	1,806	2,117	2,550	2,765	2,947	4,010	3,385	2,881	1,962.4	2,450.1	2,603.2
16	シスコ	シスコ	サンヨー	日立		NEC			サンディスク		
	1,720	1,946	2,360	2,924	2,937	3,268	3,387	2,752	2,579.3	2,797.7	2,039.3
17	ザン・マイク	キヤノン	シスコ	シャープ		RIM			コンチンタル		
	1,666	1,849	2,100	2,589	2,835	1,050	1,858	2,685	2,805.5	3,400.7	3,278.9
18	キヤノン	シャープ	シャープ	キヤノン		シスコ			エイスース		
	1,511	1,678	2,023	2,656	2,820	3,548	3,365	2,628	2,915.7	2,564.2	2,899.4
19	シャープ	三菱電機	キヤノン	NEC		富士通			富士通		
	1,507	1,646	2,011	3,095	2,789	3,146	2,846	2,601	3,987.4	3,918.0	3,678.4
20	サンヨー	ザン・マイク	三菱電機	エイサー		ソニー・エリクソン			7&icofont-heart-solid		
	1,379	1,600	1,918	2,179	2,557	4,485	3,861	2,038	4,070.7	3,866.8	3,259.9

注）上段：会社名 下段：消費金額（単位：M\$）

出所）Omdia

図表 1.8 (2) 電子機器メーカー半導体消費金額 (2)

Values									
2013	2014	2015	2016	2017	2018	2019	2020	2021	2022
アップル		アップル				アップル			
30,704.8	35,358.0	30,535.5	31,518.1	38,685.3	39,617.5	38,230	43,308	55,795	53,275
サムスン		サムスン				サムスン			
24,702.6	22,288.9	19,188.8	19,738.7	24,074.3	27,242.7	22,654	23,193	32,466	36,675
レノボ		レノボ				ファウウェイ			
9,325.5	12,669.9	15,048.1	13,450.8	16,826.2	19,504.0	20,158	22,797	17,987	17,596
HP		ファウウェイ				レノボ			
10,081.9	11,173.9	10,240.6	12,338.9	15,108.4	18,965.8	15,430	17,997	23,942	20,748
ソニー		デル				デル			
10,488.9	9,497.0	9,006.0	8,853.6	11,796.7	15,269.1	14,866	16,342	19,193	18,025
デル		LGエレ				HP			
7,555.1	8,821.8	6,920.7	7,094.2	8,459.6	8,758.7	9,405	11,241	12,624	10,641
LGエレ		シャオミ				ソニー			
7,111.3	7,730.9	4,134.2	3,196.8	6,131.1	9,157.6	6,555	8,255	10,352	10,169
ファウウェイ		HP				シャオミ			
5,665.7	7,206.3	10,475.2	5,663.4	7,531.4	9,153.1	5,320	7,495	13,178	11,050
シスコ		パナソニック				シスコ			
6,686.5	7,175.7	4,440.6	5,529.9	7,532.7	7,943.8	6,977	6,849	7,764	7,966
パナソニック		シスコ				インテル			
5,657.5	5,545.6	6,330.7	6,126.7	6,841.6	7,549.0	4,866	6,362	5,938	2,501
日立		オッポ				パナソニック			
4,445.7	4,922.1	2,375.5	4,296.1	5,719.5	6,201.4	6,086	6,113	7,021	7,117
マイクロソフト		ボッシュ				LGエレ			
2,238.1	4,814.9	4,955.5	5,365.5	6,415.5	6,763.8	6,325	5,946	6,385	5,223
シャオミ		コンチネンタル				オッポ			
2,456.8	4,463.3	4,129.4	4,644.2	5,493.2	5,893.8	5,388	5,512	6,415	6,243
東芝		ソニー				クイック・デジタル			
4,340.3	4,319.9	5,856.4	4,523.8	5,228.3	5,239.3	3,904	5,443	6,432	5,881
TCL		ビボ				ボッシュ			
3,508.5	4,269.4	1,941.3	2,890.5	3,979.4	4,691.4	5,095	5,209	6,366	7,274
サンディスク		HPE				コンチネンタル			
3,691.6	4,229.0	-	4,915.7	3,881.1	4,757.5	5,500	4,664	3,583	4,104
コンチネンタル		クイック・デジタル				IBM			
3,486.6	3,870.6	798.8	1,087.8	4,685.6	5,181.7	1,863	4,535	5,506	6,318
エイサー		アルファベット				ビボ			
3,316.6	3,399.3	1,056.1	1,579.5	2,596.3	3,960.4	3,736	4,362	4,990	5,157
富士通		アマゾン				アルファベット			
3,134.8	3,289.9	1,901.7	2,481.8	3,023.2	4,023.4	3,186	3,974	5,937	5,896
アマゾン・ドット・コム		日立				アマゾン			
3,111.2	3,002.4	2,823.4	3,149.3	3,419.0	3,707.8	2,907	3,900	5,785	6,536

注) 上段：会社名 下段：消費金額 (単位：M\$)

出所) Omdia

具体例にキリがない： 1980年代のNECデスクトップPCはおろか、その後ラップトップPCで気を吐いた東芝も去り、ガラケー（フィーチャーフォン）は国内に押込まれ（固定電話は没落し）、スマートフォンに置換えられて、今や日系スマートフォンベンダはほぼソニー1社（鴻海傘下のシャープ、ガラケー系統の京セラもあるが）という状態に陥った。

スマートフォンの台頭で、電卓・腕時計は当然として、シリコンオーディオ、デジカメ、ゲーム、ことごとくスマートフォン（のアプリケーションプロセッサ等）に機能を吸収され、日系セット/システムベンダは衰退に次ぐ衰退を重ねた。

上位の情報処理機器でも、UNIXサーバー時代はまだ日系のシステムやロジック半導体ベンダは世界レベルで喰い込む余地があったが（SUN=富士通等）、インテルプロセッサによるサーバーがローレベルから台頭し、ハイエンドはAI向け等でGPU中心に移りつつあり、挟み撃ちのUNIXサーバーは衰退し、日系ロジックも連られて衰退。

単体ゲーム機が気を吐いた時期は、任天堂、ソニーは GPU のメイン顧客だったが、それも相対化されてしまった。

ファクトリオートメーション (FA) ではファナック等が、また医用診断機器ではキヤノン (旧東芝メディカル) 等が健全だが、半導体所用「量」は、必ずしも大きくない。→期待が否応なしにクルマ〜モビリティに押し寄せるが、急には曲らない (ゆっくりと増える)。

以上、日系ロジック半導体は、ほぼ 2000 年代半ば頃以降、日系ないし国内の、セット／システムベンダの中に、世界的規模でのリーディング大口顧客を見だし難くなった。初期のリーディング／Teaching 顧客へのアクセスが、国内勢同士より、海外ベンダ相手では困難になる傾向は否めない (例外も多々あるとはいえ、Home 国バイアスは米欧でも見られる)。この状態で、ロジック半導体が世界的に活躍することは相当に困難になり、日系ないし国内ロジック半導体事業の停滞〜弱体化が進んだ (注8)。

マイコンのレッドオーシャン化には米国勢の圧力も： 大きな事例は NEC—「V」シリーズをめぐる、インテルとの長い知財係争があり、MCU〜MPU に向けた NEC の攻勢は長く殺がれてしまった。また、かつての“TRON” (トロン) は、リアルタイム・コンピューティングに優れ、有望な部分もあったが、RISC (縮小命令セット・プロセッサ) 台頭に押されただけでなく、米国政府による強い介入を受け、日本の官民は論陣をはって反論するまでもなく腰砕けになり、非収益的部分だけが残ることになった。その間隙を突いて、欧州勢が、産業用・クルマ用の Teaching 顧客と ARM(RISC コア)活用を背景に力を維持し、マイコンにおいてルネサス含めて、レッドオーシャンが続くことになった。つまり日本の官民は、マイコン (MCU) におけるグローバル“デファクト”独占を断固擁立できず、単価も利幅も抑えられる、だらだら状態が続くことになった (注9)。

ASIC から ASSP までの遠き道のり： 汎用性が高いマイコン類に比して ASIC (USIC) では、定義からして当然、大口顧客は必須最低要件である。上述のとおり日本勢は 2000 年代半ば頃から、世界的 Teaching 顧客を日系／国内に見だし難くなった。加えて世界的 Teaching 顧客をつかまえたケースで、日系ロジック半導体勢が ASIC として成功した部分でも、ASSP として、半導体側が主導的なオーナーシップ／プラットフォーム性を確立するに至らなかった。

ASSP 確立には、現在顧客との契約・知財関係を注意深く調整するほか、ほぼ同時並行で、当該チップを範にとりつつ、その他内外の大口セットベンダ向けにスケールアウト (汎化展開) する態勢を整えねばならず、それにはセットベンダを貫く構想力 (セットベンダ側の人材・知識は必須最低要件)、顧客を誘い込むためのプラットフォーム整備 (サービスの構想・用意、

(注8) 今日では中国セットベンダへのアプローチまで、困難になりつつある

(注9) 技術的容易性と、単価や利幅は必ずしも相関しない。それは一定スペック (デファクト性) における需＝給で決り、供給側独占が成立てば、無限大ではないが相当に利幅を得ることができる

リアルな要員配置、ソフト環境整備、サードパーティーの誘い込み等）が必須だが、それは実際に総合電機の中で実現できることではなく、総合電機の実際的限界だった。

ファブレス問題： 1990年代半から米国中心にファブレスが台頭し始める*。

以下は一旦築いた強みの凋落でなく、可能性を開花させられなかった問題。

＊ファブレスに関する誤解

定義（fab-less）からして、一般には製造を手掛けず、チップ設計だけの事業と言われることが多いが、不適當である。それだけならば、いわゆるデザインハウス＝設計下請も同じだが、設計下請とファブレスは全く異なる。

ファブレス化に重要な要件は、特定品種ないし特定アプリケーション向けチップの“オーナーシップを当該事業体が所有”し、“顧客面でスケールアウトしているか”どうかである。その上で構想設計やオーナーシップマネジメントが主業で、製造は委託するならば、ファブレスであろう（製品の管理・最終責任もファブレスが負う）。

ファブレスは、汎用の、FPGA チップ等でもなりたっている（Xilinx, Altera 等）が、世界大に成功したファブレスの多くは、汎用というより、ASSP（特定用途）チップの分野で、オーナーシップ／プラットフォームを大なり小なり確立している。

ファブレス＝ファンドリ分業は、単に半導体 IDM が、設計部隊（前者）と製造部隊（後者）を切り分けたのとは、まったく異なる。半導体「内」の設計部隊を切出しても、設計下請ができるだけで、ファブレスにはならない。むしろ設計下請事業と、ファブレス事業を、一企業内で並存させる例は非常に多くある（ソシオネクスト等等）。

チップス・アンド・テクノロジーズ、シーラス・ロジック等のファブレスの先駆けは 1980 年代半ころから、PC が徐々に台頭するのに連れて、PC 向け画像処理チップ等で始まったが（参考 1：インテルにコントロールされるようになった DRAM 参照）、それが本格的に伸びるようになったのは、インターネットを背景にした PC の世界的普及期＝90 年代半からであり、さらに世界大の寡占にまで育ったのは、90 年代末～2000 年代からの、移動体通信端末向け（クアルコム、後からメディアテック）、ネットワーク機器向け（ブロードコム）、今日では AI/DX 用のクラウドサーバープロセッサ（NVIDIA, AMD）程度である（FPGA はかつてほど伸びなくなっている）。世界大に普及して圧倒的な規模を持つセット／システムとファブレスは、“一体”になっている。

ファブレスは、世界大の寡占でなければならないわけではない。スケールアウトの程度、規模感に従って、たとえばグローバル・ニッチ・トップのようなあり方でも成立つ。ニッチ・

ファブレスはアセットライトでもある。とはいえ、それすらも、前述のように、いわゆる半導体屋チームだけでは成功見込は厳しく、普通はセット／システムの人材・知財と、“一体”でなければ、スケールアウトのための企画構想力の面で、厳しいはずである。逆に言えば、人材・知財が、企業や事業部のカベを超え、さらに国籍・人種のカベを超えて流動しなければ、ファブレスは成功し難い。この点は、総合電機だけの限界にとどまらず、日本の場・社会全体の問題として、——人材はかなり流動するようになりつつあるとはいえ——、今一步、労使のどちらにも摩擦・抵抗が大きく、改善余地があるようにみえる。総合電機だけの限界ではない。

ファンダリー問題： ファンダリーで世界的成功例を日本の場で実現できなかったのは、日系ロジック半導体事業の、一つの不成功例と言えるかもしれない。ファンダリーは、メモリー生産引受けでも成立つし、現に存在してきたが、主にロジックの製造受託が成功例の中心となった。メモリーの場合（アナログやパワー半導体でも）、IDM（一貫半導体メーカー）のままで充分、競争力を持ち得る例のほうが多い。ファブレス＝ファンダリー分業は、すべての半導体に関する一般傾向ではない。

ファンダリーはまた、“兼業”ファンダリーと、“専業”ファンダリーに分れる。前者の歴史は古く、長く続いたが、1990年代後半頃から、TSMCを筆頭に“専業”ファンダリーが台頭した。ファブレス台頭と、軌を一にする動きだった（TSMCのオリジナリティは“専業”にしかた。だが、その「だけ」に集中するゆえサービス拡充にまい進して成功）。

日系総合電機のロジック半導体事業の延長に、専業系ファンダリー事業も模索されたが不成功だった。200mmファブでは、日系でないが国内として1998～99年UMC-Japanによる「日本ファウンドリ」（館山：旧日鉄セミコン）が代表例（2000年～坂本社長）。300mmファブでは、富士通（三重）等は、専業に近づけるかたち（できるだけ兼業にとどまらない）でファンダリー業を目指したが、成功持続しないままUMCに売却された（ただしファブとしてはUMCで活動持続）。日立も、2000年、トレセンティ・テクノロジーズ（野原社長）をUMCと合併で設立し、“専業”ファンダリーを目指した時期があったが、数年で日立は同社（およびひたちなかファブ）を吸収し、三菱とルネサスを設立する中で、専業ファンダリー事業は解消。

日本人で専業ファンダリー経営者の代表例は、故・坂本幸雄氏で、TIが国内で育成。“日系”メーカーが育てた人材ではなかった。

専業ファンダリー事業は、製造請負であるにもかかわらず、中心は“サービス業”という点で、多数顧客相手に、顧客目線での環境・サービス整備が、死活的ポイントとされている。日系総合電機の半導体部隊では、リアルなサービス（対顧客ITサービス・人員配置、サードパーティ配置等等）の整備が、今一步だったと言われている。ファブレス同様、半導体屋のカベを超えたIT、世界的マーケティング人材等の合流が不可欠だった。

以上、ロジック及びファブレス＝ファンダリー問題について振り返った。とりわけASIC事業等が衰微していった原因は、半導体部隊にあるという以上に、むしろ日系／国内の、半導体

応用機器（セット／システム）が、2000 年代半ば以降、世界的リーディング性／半導体への Teaching 性を失っていった点から来ている。さらにその基盤には、インターネット＋デジタルコンピューティングの展開・進化があり、その中に、かつて日系電機大手が得意だった機能が、次々と吸収されていった点がある。今後に向けては、インターネット＋デジタルコンピューティングの土台上で、反転攻勢事例を産み出せない限り、ASIC 事業は将来も困難であろう。初発の ASIC 案件がつかみづらい状況で、ASSP へのスケールアウトは、さらに困難であろう。ファブレス創出でも、日本半導体産業は、ザイン、メガチップスを乗越えるような、安定的かつ世界大の成功例には今一步、不足している。ASIC を超えた ASSP 成功には、企業や事業部のカベを超え、さらに性別・国籍・人種のカベを超えた人材・知財の流動と結集が必須だが、総合電機というより 日本社会の問題としてさらに改善余地がある。専門ファンドリーの成功例も、日本には無いが、将来におけるその成功のためには、サービス（含エコシステム環境整備）への徹底性、リアルにそれを実現・維持・進化していけるかが、カギを握るだろう。従来の日本の半導体事業・人材では、実現不十分なままに終わった。

3. 半導体露光装置—液浸 ArF 敗退と EUV—

日本は半導体製造（含検査等、以下同）装置で、今も一定の世界的強みを持つが、基幹とされるパターンング技術で、中核となるリソグラフィ露光装置は、強みから転落した。半導体製造装置は多種多様で、一口に括れない。今も日本には東京エレクトロンほか、強みやユニークさを持つ製造装置があるが、基幹となる＝リーディング性を約する露光機の強みを失ったのは、決定的な失敗だった。以下は技術を中心としたその背景。経営面の背景は別途としたい。

露光機では、ニコン、キヤノンの 2 社で世界シェア 80%に達する 1990 年代初頭の絶頂期を迎えた（超エル研契機）。2 社はその後、国内半導体デバイスメーカーの凋落と軌を一にするかたちで微細半導体用露光機では弱り始め、すでに 2000 年頃に蘭 ASML にトップを明け渡し始めていた（ASML-TWINSCAN が契機）。EUV の 1 つ前の世代の露光機である液浸 ArF で、2 社は 2004 年頃から苦戦し始め、2007 年以降は彼我格差が決定的となった。ASML・ツァイス連合は、米 SVGL 社＝SEMATECH 最大の成果（反射屈折光学系）を吸収。SEMATECH は超エル研にリベンジしたが、深い経緯は以下のとおり、米＝欧＝アジアにまたがり、単純でない。

いずれにせよ、EUV の前世代たる液浸 ArF で十分な利益（キャッシュフロー）を実現できたかが、企業体力の面で、EUV 開発の趨勢を決したとみられ、その意味で液浸 ArF で日本 2 社が敗退した点は、日本の露光機事業衰退の決定的分水嶺になった。

1) EUV 以前の液浸 ArF での敗退経緯

露光は、コンタクト方式に始まり、プロキシティ露光、1:1 ミラースキャンを経て、1977 年に上市の米 GCA 社ステッパ (g 線 NA0.28) に始まる縮小投影露光へ遷移した^(注 10)。「超エル研」プロジェクト等を踏台にしながら 1980～90 年代は日本勢が、縮小投影で、米国勢に逆転して世界席捲。ほぼ 2000 年代から ASML に敗退。EUV は同社の世界完全独占 (1 社独占) が成立したが、その淵源は 3 点、①EUV の 1 世代前の液浸 ArF でニコン、キヤノンが劣化した点と、②米 SVGL 社をめぐってキヤノンは米国政府・軍に忌避 (事実上拒否) された一方で蘭 ASML による SVGL 買収が許された点 (米日関係と米欧関係に格差がある)。③Selete の指導不適切と対照的だった IMEC=TSMC の活躍。それらが日系 2 社にとって 3 大打撃となった。

たほう ASML 社は、蘭フィリップス半導体からのスピンアウト (ASM とフィリップス合併)。1985 年に g 線で一号機 (後発)、1998 年にドライ ArF 露光機、さらに 2000 年に画期的な TWINSKAN を投入、2002 年にすでに露光機シェアトップ (TWINSKAN による)。これはドライ ArF によるもので、液浸 ArF のさらに一代前である。当初の後発弱小ハンディキャップを、欧州勢 (蘭、独、ベルギー、仏、英) は堅忍不拔で支援し、参入から着実に韓国 (主に三星)・台湾 (TSMC) 市場でシェアを伸ばし (欧=米=アジア)、ArF 液浸で不動の地位を得て、EUV でグローバル完全独占に到達した。

以下、液浸 ArF 敗退経緯はコラム 1 参照

コラム 1 : 液浸 ArF での ASML 勝利経緯

技術基礎：一般には KrF, ArF, EUV の呼称だけが言われるが、それは以下の点を実現するために選択され、トライされた中で生残って成功した結果 (表面) に過ぎない：

縮小投影露光では、解像性能と焦点深度を表す次の二つの式が決定式である。

$$R = k1 \frac{\lambda}{NA} \quad \text{と} \quad DOF = k2 \frac{\lambda}{NA^2}$$

R: resolution(解像力)

NA: numerical aperture(開口数) $NA = n \sin \theta$ (n: 屈折率、 θ : 最大入射角)

DOF: Depth of Focus (焦点深度)

k1、k2: プロセスなどによる定数

k1: 点光源 $k1=0.61$ 、二光束干渉条件 $k1=0.25$

k2: 通常 0.5

λ (投影波長): 光源=水銀ランプ (g 線 436nm、i 線 365nm)、エキシマレーザ (KrF 248nm、ArF 193nm)、軟 X 線 (EUV 13.5 nm) へと、短波長化

☆ArF=波長 193 nm 純水の液浸では、二重極照明を構築して二光束干渉条件 $k1 \sim 0.25$ 、 $NA=1.35$

そこにおいて Line & Space $R \sim 36$ nm、EUVL $NA=0.33$ で $R \sim 10.23$ nm である。

(注10) “Chronology of Lithography Milestones”, Version 0.9 May 2007, by Atsuhiko Kato,
(http://www.lithoguru.com/scientist/litho_history/Kato_Litho_History.pdf)

微細パターニング 45nm をめぐる露光 “次世代候補” (NGL : Next Generation Lithography) 騒動

1997年にはArF（ドライ）の開発に目途がつき、“次世代短波長化”の検討が本格化。当時先端半導体向け露光機は、ニコン、キヤノン、蘭ASML、米SVGLの4社。（日立ハイテクはi線露光機を以て撤退済）。

NGLで当初、筆頭格とみなされたのはEPL（電子線）、EUVL（軟X線）だったが、次いでF2（波長157nm；ドライ）も有力候補の一つに浮上（ほかにPXL、IPL2等も）。さらに後になって、液浸によるArFの延命が急浮上。それら技術が競い合い、露光機ベンダはそれらに、どのように関わるか（コミットするか絞り込むか）、難しい選択を迫られた。

F2露光が浮上（98年）～転落（2003年）する急展開の経緯：

F2が萌芽的に候補に挙がったのは1990年以前で、既に短波長光源の選択肢からKrF、ArF、F2、Ar2の流れが描かれていた。1990年代後半には、F2が、他のNGLと比較された。F2には後述のような困難な技術課題があった。しかし1998年に入ってもEPL、EUVLの開発は停滞。そこで、日本で開催されたSEMATECHとASET主催の会議で、インテルが突如、F2の開発を提案。これが本格開発の端緒となった（インテルは巨大ユーザー）。

F2での課題は、光源、光学系向け透明材料（レンズ、マスク）、レジスト、ペリクル。光学系の選択肢は、光源レーザが $\sim 0.15\text{ }\mu\text{m}$ なら全反射レンズ系、 $0.5\sim 0.6\text{ }\mu\text{m}$ なら多層膜レンズ系、 $0.5\sim 1.0\text{ }\mu\text{m}$ ではレンズとミラーの組合せ＝反射屈折（Catadioptric）系であった。

F2では狭帯域レーザの開発が不透明で有った為、CaF₂（フッ化カルシウム＝蛍石）レンズとミラーを組み合わせる「反射屈折光学系」に絞られ、そこでは米SVGLが先頭を走っていた＝SEMATECHの最大成果である（ただし縦型Catadioptricだった）。

157nmでは短波長化により高エネルギーのフォトンで硝材、コーティングの損傷が加速されるが、寿命要求は10年ほど。だが照射耐性は光源が開発途上で有ったこともあり、評価すら困難だった。

Selete、IMEC、iSEMATECHを核に、多くの企業が参加した世界的体制も特徴：

Seleteは1999年度からF2レジスト材料の探索・開発に取り組み、1999年にはMicrostepper（小面積だけ露光）の導入を決め、2001年度には、マスク3社、マスク用電子ビーム描画装置メーカー3社との共同開発体制を構築し、Microstepperでの転写を達成。2000年に、Full Fieldプロト機の導入が決まり、Seleteはキヤノン、IMECはSVGL、TSMCもSVGLを決めた（2000年9月）。

2001年に、米NISTからCaF₂のIBR（Intrinsic Birefringence 複屈折）問題が報告され^(注11)、^(注12)、157nmの開発に波紋を投げかけたが、集中した検討から結晶軸を組み合わせることで収差を目標に納める解が示され、問題は克服。

(注11) Burnett et al., "Intrinsic Birefringence in 157 nm Materials," National Institute of Standards and Technology, Sematech Calcium Fluoride Birefringence Workshop, Jul. 18, 2001

(注12) John H. Burnett, "Stress-Optical Coefficients of 157 nm Materials", (SEMATECH 157 nm Technical Data Review, 11 December 2001)

ArF 純水液浸の急浮上（2002 年）～普及テスト（2003 年）～趨勢決着（2004 年初）

ASML は米 SVGL 社を 2001 年に買収完了。SVGL- “Micrascan VII” を、IMEC に向けて一年以上早く 2003 年 4 月出荷。

→これを受けて 2004 年 1 月末、IMEC はリソグラフィフォーラムで、Micrascan VII 評価の詳細を報告。懸念されたコンタミネーションは無く、装置は 4 か月安定に動作。157 nm (F2) 用レジスト評価に適するとはいえ、結論で、量産に使える F2 は、さらに 4 年かかり、タイミングは 32 nm node になると報告。世界の NGL 候補はほぼ最終的に、液浸 ArF に傾いた。同年 6 月 NGL ワークショップで、SEMATECH は最終的な F2 の開発中止を判断。

だが後述のとおり、おっとり刀の Selete は、さらに一ヶ月後の 2004 年 7 月に、キヤノン F2-Full field 機 (FPA-5800 FS1) を受入れて、テストをスタートする始末だった＝Selete は世界趨勢から完全に逸脱したことを自覚しつつ、当初計画を変更しなかった。

F2 に全精力を投入したキヤノンは、液浸 ArF 開発に絶望的に後れる結果となり、以後、半導体微細化向け露光機開発から身を引いた（しかし液晶用ほか同社に強みは残っている＝後述ナノインプリント装置など）。

（当時ニコンは F2 のほかに EPL にも注力し、後者を Selete にも納品→これも不成功）

ArF 液浸技術開発の顛末

ArF 193 nm 液浸露光技術の開発では TSMC : B. J. Lin 氏のチャレンジ、SEMATECH の果たした役割が絶大であった。

とはいえ、そもそもはニコンこそが液浸の点で先頭だった。同社の大和氏が示した Local Fill 機構が装置開発の方向を決めたと考えられる。

液浸技術は顕微鏡の世界では長い歴史を有する確立した技術だった。n=2 を超える高い屈折率を有するオイルを用いて高 NA が得られる。明らかに半導体露光装置を意識した液浸露光装置の特許は古い (USP 4346164 Filed Oct. 6, 1980, Werner Tabarelli et al. : リヒテンシュタイン出願 : 液の循環供給)。

大きな契機が 2002 年 3 月 SPIE 学会での TSMC 社 B. J. Lin の招待講演で^(注13)、そこにおいて純水での 193 nm 液浸を指摘した。それは前年 2001 年に 193 nm の液浸の液として候補に純水を挙げた EIPBN 学会での M. Switkes ら (MIT リンカーン研) の発表を引用したものであった＝Switkes 発表は 157 nm (F2) の将来的延命を主眼とした液浸の検討で、193 nm での純水は従来内容の発表であった (J. Vac. Sci. Technol. B 19, 2353 (Nov./Dec. 2001))^(注14)。B. J. Lin がそれを引用し、193 nm(ArF) 純水での液浸が 157 nm(F2) ドライを凌駕する技術であることを指摘した（純水は 193 nm で屈折率が 1.44 と大きい）。MIT リンカーン研 (M. Switkes) も液浸露光技術の講演を行った^(注15)。

^(注13) Lin, B. J., “Semiconductor Foundry, Lithography, and Partners”, Proc. SPIE 4688, 11-24 (2002), From Conference Volume 4688 Emerging Lithographic Technologies VI, Santa Clara, CA | March 03, 2002

^(注14) Switkes, M. and Rothschild, M., “Immersion Lithography at 157 nm,” J. Vac. Sci. Technol. B, Vol. 19, No. 6, pp. 2353-2356, (Nov. 2001). From ICEIPBTN: 45th International Conference on Electron, Ion and Photon Beam Technology and Nanofabrication Washington, D.C., May 29-June 1, 2001

^(注15) Switkes, M. and Rothschild, M., “Resolution Enhancement of 157 nm Lithography by Liquid Immersion”, Proc. SPIE 4691, 459-465 (2002), From Conference Volume 4691 Optical Microlithography XV, Santa Clara, CA | March 03, 2002

ASML による矢継早の、顧客側テストに向けた装置出荷

同社は同 2003 年に同社 AT:1150 を液浸対応に改造し、初の液浸露光を社内テスト。同年 11 月投資家向け説明会資料で、液浸を Roadmap に載せた（社内開発投資の絞り込み）。2004 年 8 月にニューヨーク州立大 Albany に同社 AT:1150i（プロト機）を、そして数か月後に TSMC、IMEC、アプライドマテリアルズ社に立て続けに出荷（TWINSKAN XT:1250i：プリ・プロダクション機）。

本格生産機としての製品となった XT:1400/XT:1400i（NA=0.93）は、ドライ／液浸どちらでも使える装置として開発され、液浸固有の欠陥という懸念材料を抱えていた顧客の取り込みに成功。その後も、液浸の狙う本命 NA>1.0 に対して、2006 年 TWINSKAN XT:1700i（NA 1.20）、2007 年 XT:1900i（NA 1.35）と、短期間で当時限界の NA 1.35 に持ち上げた。

ニコン対 ASML の戦い（経営面は別）

ニコンは結果的にいくつかの失策を犯したと考えられる。同社はステージ上での液浸構成技術（Local fill）の特許^{（注16）}、^{（注17）}に見られるように最終的に採用された Local Fill コンセプトで先行したのではないかと思われるが、NA>1 の製品として、従来の延長で、「透過系レンズのみ」で NA 1.07 を出した。対する ASML の「反射屈折」光学系での当時 NA=1.2 の上掲 XT:1700i(2006 年)に十分対抗出来なかった。

たほう ASML には 2 大有利があった。1 つは TWINSKAN。これは ASML（元来 Philips）の技術そのもの。もう一つは反射屈折光学系＝次述。

ASML の反射屈折系は米 SVGL とは違うが、買収によって SVGL=SEMATECH 成果を徹底的に学習でき、開発加速が格段に容易になった。しかも実際は ASML の光学系は主に独ツァイス社からの購入で、ASML は SVGL 買収後、それをツァイスに徹底吟味委託したとみられる。独ツァイス社が、NA>1 の反射屈折光学系の設計・製作で先行できたことは、ASML が、ニコンに先行できる 2 大決定要因の 1 つだった。また、評価はベルギー IMEC が全面協力し、欧州勢あげての連携分業態勢だった。

あとになってニコンも反射屈折系を実現したが、同社はミラー 3 枚の奇数構成となり、マスクパターンが反転したが、対する ASML は 4 枚構成でマスク反転はなかった。世界主要デバイスメーカーの「研究開発部門」はニコンの反転マスクを苦にできなかったが、「工場部門」（大量発注部門）はどこもそれを好まなかった。また、高 NA 化の選択で ASML は NA=1.20 の次の製品として、純水液浸の限界 NA=1.35 に挑み、それを製品化していったのに対し、ニコンは NA=1.30 の設計でよしとする判断をした。

ASML-TWINSKAN は、ASML に、液浸機の「計測」開発面でも追風となった。TWINSKAN（チップの時間生産性が高い）は、ドライ時代から、アライメントや高さマッピング（フォーカス）計測をレンズ上部で行っていたので、それを小改造し、レンズ下部だけを液浸状態にす

^{（注16）} Fukami, Y. and Magome, N, “Projection exposure method and system”, International Patent Application, WO99/49504, PCT/JP99/01262, applied in 1998, (1999).

^{（注17）} Suwa, K., “Focusing and tilting adjustment system for lithography aligner, manufacturing apparatus or inspection apparatus”, United States Patent 5,825,043, filed in 1996, (1998).

ることが容易だった。対してニコンは元来、計測をレンズ下で行っており、液浸にした場合の計測問題を解決しなければならなかった。最終的にタンデム・ステージと呼ぶ設計を新たに開発し、計測専用のステージを用意することになったが、ASML より時間がかかった。

ニコンはまた、内外での評価態勢の構築スピードがASMLより遅く、液浸欠陥対策で後手に回った。たほう ASML による顧客場でのテスト～フィードバック改善ループは、前述のとおり、驚異的に素早かった。

IMEC、TSMC のコミットとニコンの不幸

上掲フィードバック・ループで最も活躍したのは IMEC（元来、仏 Alcatel＝現 ST-Micro の在ベルギー部隊に Philips 部隊が合流）と TSMC（元来 Philips が部分出資～技術供与。また前述の同社 Lin 氏の牽引）とみられる。液浸では、固有の欠陥発生に悩まされていた。複数のデバイスメーカーも開発機を導入して液浸欠陥の評価を進めた。当時、露光装置メーカーは開発に使える欠陥検査装置を自前で所有していなかった。欠陥検査をこなせる場合はデバイスメーカーであった。またレジストなどの材料開発も並行して進む中、開発機を多く出荷して、デバイスメーカーのフィードバックを多く得られる状況が ASML の開発を加速した。IMEC のほうは、多くのレジストメーカーと開発のスキームを持ち、持ち込まれた材料・プロセスのフィードバック～改善のループを速く回した。

2007 年ニコン S610C（NA 1.30）と、ASML の TWINSCAN XT:1900i（NA 1.35 ASML 液浸 5 世代）が出荷されて優劣がほぼ最終的に決まった。それ以前は数%であった日本市場での ASML のシェアも、以後は急激に高まった（最後に 2009 年頃、ASML シェアはさらに増大して、挽回不能な差となったが、2007 年が実際上の分水嶺とみられる）。

開発面だけでなく、大量買付け面でも彼我格差拡大＝東芝とインテルの問題

2007 年を過ぎると設計ルール 32 nm、22 ～19nm 世代の技術になり、ニコン牽引コミットが強かった東芝なども、NAND フラッシュメモリーで、微細化よりも、まず多値化に向い、次いで 3D 積層セル構造による面積あたり高集積化に向い、微細化リソグラフィへの関心や、買付けを次第に細らせた。ニコンはインテルにも強かったが、2005 年前任バレット氏からオッテリニ氏（営業系）に社長が交替して以降、インテルは徐々にだがプロセス開発へのリソース投入を抑制し始め、微細化で劣後するようになり、その傾向は最近の 2021 年ゲルシンガー社長の登場まで反転しなかった。たほう TSMC＝ASML＝IMEC 連合は微細化にまい進。TSMC は装置購買力でも絶大だった。

2) EUVL の実現：ASML 対ニコン、キヤノンの最後の闘い

液浸 ArF の後、露光装置開発は、EUVL に移った（EUV:極端紫外光＝波長 13.5 nm 軟 X 線近傍）。技術的課題・経緯は以下のコラム 2 参照。テクニカルだが、いかに難題で巨大なプロジェクトだったかは知るべきである。

コラム 2 : EUV 技術課題～経緯

光源は錫 (Sn) の励起、波長からして光学系、マスクは多層膜反射 (ミラー)、軟 X 線の吸収を回避する真空装置で構成。検討は 1990 年代から。

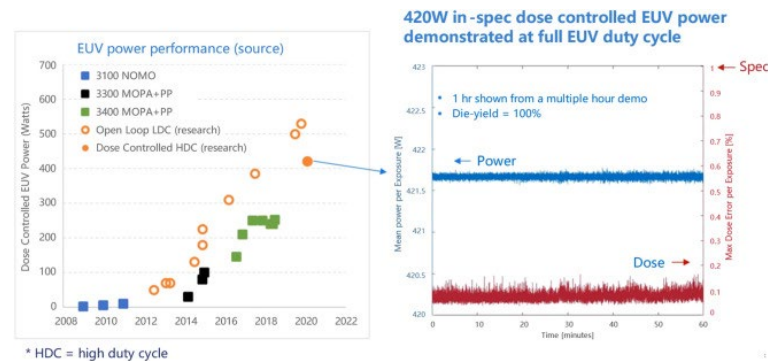
照明光学系、投影光学系のみならず光源、ステージ、マスク、レジスト、ペリクル、真空への移行等、課題山積であった。光学系はモリブデン (Mo) とシリコン (Si) を基本材料とし約 7 nm の周期で交互に 50~60 周期程成膜した多層膜反射面 (ミラー) で構成。光路干渉を避けるためマスク面に対して垂直から 6° 程(NA 0.33)傾いた斜入射照明。ステージは静電チャック。EUVL では 10 枚以上の多層膜反射面 (照明光学系に 4~6 枚, マスクで 1 枚, 投影光学系に 6 枚。入射角に依存して設計製作) で構成されるため、レジストに到達するエネルギーは数%ほど。

最難航課題は光源であった。放電励起 (DPP) とレーザ励起 (LPP) が並行して取り組まれた。わが国でも公的資金が投入され、技術研究組合 EUVA が組織され 2002~2007 年の間、DPP でウシオ、LPP でコマツ系ギガフォトン (以下、ギガ) が軸となって光源開発。

ASML の α デモ機 (2006) は DPP 採用。Selete も当時、キヤノンの小面積 EUV 機 (DPP 搭載) を受入れた。

たほう LPP 光源では、励起レーザのパワーとともに発光効率が課題であった。量産機には 250W を要求されていたが 10W の壁が厚かった。ギガはレーザを TRUMPF から三菱電機に切り替え。高効率を得るには、レーザ生成プラズマとしては比較的低密度 (イオン密度 $n_i=10^{19}/\text{cm}^3$) かつ、密度とプラズマの広がり積である光学的厚み 1 程度が目標となった。ここに錫 Droplet をダブルパルス照射する画期的な方法が見出された。ギガが 2012 年、パルス幅がピコ秒の YAG pre-pulse レーザで Droplet を照射すると、内部に衝撃波が発生し、破碎され、微粒子の雲のような状態が、Sn Droplet 半径 10 μm からほぼ 10 倍の 100 μm に達し、そこに炭酸ガス・メインパルスレーザを照射することで、最大 6 % の変換効率の EUV 光を発生させることに成功し障壁を乗り越えた。10W 程度で停滞していた EUV 光源の出力が増加し、量産化に必要とされた 250 W を達成した。集光ミラーの寿命も課題でデブリ対策に水素と磁場が採用された。水素ガスはプラズマ化ラジカルを生成すると、ミラー表面に堆積した Sn と反応して SnH_4 となって排出される。磁場はイオン化したデブリ軌道に作用して光学系を守る。透過率低下 0.1% を達成した。

図表 1.8 Historical EUV power scaling trend using LPP saucers. (注18)



実用段階に至った LPP の構成は錫 droplet generator (+排 Sn の catcher)、pre-pulse の YAG レーザー、メインの炭酸ガスレーザー、集光ミラー、デブリ回収磁場となった。

光源の先、光学系を構成する多層膜ミラーは中心からの位置により決まる入射角に対応した設計がなされ、その製作、計測技術も進化した。反射率の実測定では 50cm を超える大型ミラーを真空装置内で入射角をパラメータに計測する必要がある。照明光学系には照明形状を変形する分割駆動ミラーも不可欠。多層膜では保護層の開発も注力された。照射ダメージ、レジストから発生し真空装置内に生じる汚染とその回避技術に対応する。

熱も重要な要素。ミラーは一枚で 30% 吸収する。光源に近いミラーは何倍も多い。また遮蔽窓が無い場合 EUV 光以外の、例えば赤外線は光源側からの侵入も考える必要がある。ウェハに係る温度制御も従来以上に厳しい。

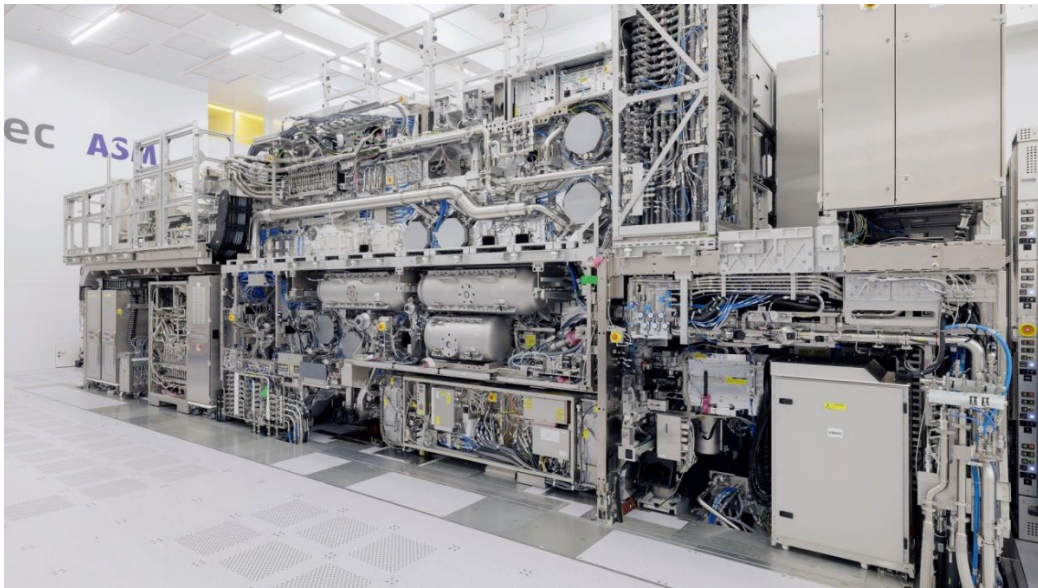
顧客側の負担はマスクへの入射が斜入射になり、マスクパターンに高さがあることで生じる非対称性への対応であり、マスクパターン設計の段階から考慮が求められる。この問題は高 NA 化でさらに増大。

ASML は光学系に自信を持っていた為、光源開発が最終制約と判断、ある意味ギャンブルに出た。まず 2012 年夏、インテル、TSMC、三星から、無議決権株に出資（メザニン増資）してもらった上で、経営難だった 2013 年アメリカのサイマー社を買収した上で、次々と開発機を出していった。日本勢の脱落は 2010 年代前後であり、その後は世界で ASML だけが、欧＝米＝アジア(TSMC)の支援を得ながら、執念で EUV 機を実用レベルまで引上げた。遂に 2018 年頃から、主に 7nm ノード以下の露光に使用するために導入が始った (TSMC)。2022 年時点では、TSMC、三星電子、(インテル) などの世界半導体大手が、ロジック向けファブリー事業に導入している。

(注18) Yang,D.K.etal, Chip. vol1, Autumm 2022

当時、EUV 機開発が可能だったのは、世界で ASML 陣と、日本勢しかあり得なかった。勝負は、ほぼ資金投入で決ったと言っても過言ではない。開発費だけで兆円に近づいた。その反映で、売値も装置だけで一台 150～200 億円と、ArF 液浸機 40～50 億円の 4～5 倍程度。電力は 10 倍、冷却水は 10～20 倍、設置面積・重量 5 倍前後。装置メイン部分は巨大な真空装置で専用クリーンルームを要求し、その近くに巨大な光源を設置。半導体工場の消費電力の多さはよく知られているがケタが違う。維持・運転費も、世代で変わるが、70～100 億円／年と言われている。

図表 1.9 An open, fully assembled TWINSCAN EXE:5000 (注19)



日本側の官民態勢

まず ASET（技術研究組合「超先端電子技術開発機構」）が 1998・9 年～2001 年まで 75 億円程度で取組をスタートさせ（X線縮小投影）、2002～07 年に技術研究組合 EUVA（「極端紫外線露光システム技術開発機構」）に引継がれた。その後、EUV 機本体の開発は露光機 2 社に引継がれ、国の支援としては、ポイントを光源に絞って 2008～10 年は NEDO から EUVA を経由して光源 2 社（ウシオ系 DPP, コマツ系 LPP）に開発継続支援が行われた。その後 2011～15 年に EIDEC（「EUVL 基盤開発センター」）で、マスクブランク検査、マスクパターン検査、レジスト、レジストアウトガスなど、マスクやレジストの周辺技術を支援した。これをみると、支援規模の小ささが大問題であるほかは、タイミングや、支援先の絞り込み等、かなり適格である。問題はやはり支援規模（の過少）であったとみられる（注20）。

(注19) “5 things you should know about High NA EUV lithography”. ASML. (<https://www.asml.com/en/news/stories/2024/5-things-high-na-euv>)

(注20) なおこれらは露光関連技術のため、露光機、マスク、レジスト、それらの周辺技術（会社）のための支援であり、デバイスメーカーには指導の期待が寄せられたとはいえ、プロジェクトが日本のデバイスメーカーの地位低下につながらなかった等の指摘は、的外れである。現にマスクブランク(HOYA)、同欠陥検査装置（レーザーテック）、レジスト（JSR、東京応化等）の成功に、企業によって貢献度は違うものの、結実した。見方によっては、国は皮肉にも“少額”補助（投資）で、大きなリターンに結びつけたと言える。ただ、問題は露光機本体であった。

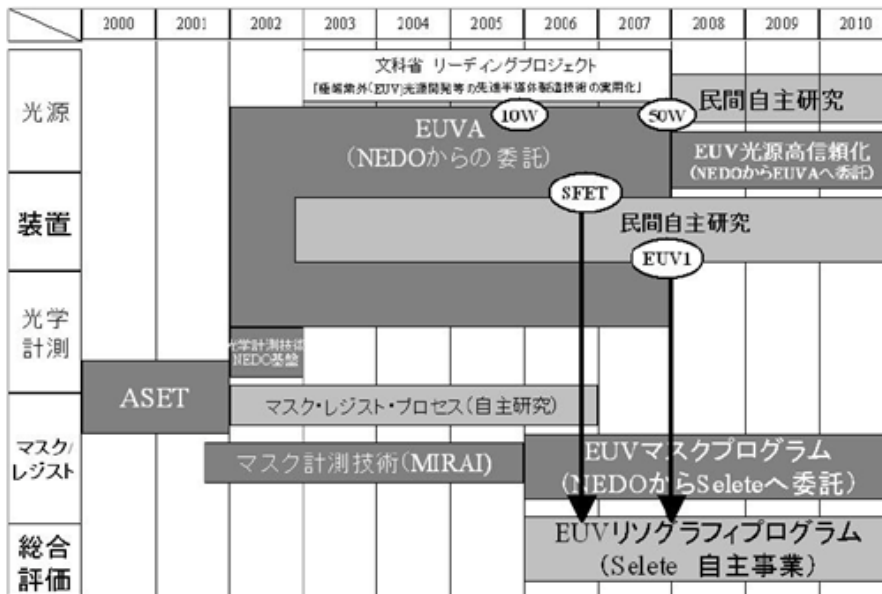
図表 1.10 ASETのプログラムと各予算

* [単位:億円 (H7-H23)]

プロジェクト			研究内容	予算*	年度																特許出願	成果発表
					H7 H8 H9 H10 H11 H12 H13 H14 H15 H16 H17 H18 H19 H20 H21 H22 H23																	
					95 96 97 98 99 00 01 02 03 04 05 06 07 08 09 10 11 12																	
超先端電子技術開発	半導体	EB直描	高速電子ビーム直接描画装置	27	→															助成事業	95	116
		マスクEB	高精度EBマスク描画装置	22	→																50	100
		EBリソグラフィ	超高精度EB描画技術	17				→													23	12
		X線等倍	X線等倍リソ(PXL)技術	72	→																22	366
		X線縮小	X線縮小リソグラフィ(EUV)技術	75				→													26	179
		ArFリソグラフィ	ArFリソグラフィ技術	17	→																14	161
		プラズマ	プラズマ技術の科学的解明	25	→																2	228
		クリーニング	表面クリーニング技術	8	→																9	126
		磁気記録	40 Gb/in ² 級ハードディスク技術	57	→																213	537
		反射型液晶	反射型液晶デバイス、材料技術	85	→																218	333
EU Vプロセス技術		EU Vマスク・レジストプロセス技術	26							→											14	363
製造装置	高効率製造プロセス	プラズマ、エキシマレーザ技術	29				→														123	138
	シミュレーション	FTP及びプローブカード開発	4				→															
	F2リソグラフィ	F2光源及び関連技術	20				→				→											
PFC代替プロセス技術		PFC削減・不燃・用プロセス技術	60				→														49	291
超高密度電子Si技術		三次元高密度実装技術、光電気複合実装技術	47				→														330	543
光実装部品標準化PJ		ボード用光コネクタ、アクティブインタポーズ標準化	1									→									1	11
MRJ Project		第1~2期: High-kゲートスタック、Low-k層間絶縁膜、新デバイスプロセス基盤技術 第3期: 極薄CMOS トランジスタ技術	211							→				→							470	1,575
HALCA Project		多品種少量生産対応省エネ型半導体製造プロセス技術	83							→		→		→							81	25
Mask D2I Project		マスク設計、描画、検査総合最適化技術	39											→	→	→					89	56
三次元集積化プロジェクト		高速、低消費電力の多機能三次元集積化技術	67												→	→	→	→			51	151
セキュアプラットフォームプロジェクト		情報セキュリティ向上技術	26												→	→	→	→			63	62
次世代情報家電ソフトウェアプラットフォームプロジェクト		マルチメディアF・ハード仮想化IF技術	10													→	→	→			1	4
総計				1,028																	1,944	5,377

リソグラフィ技術
プロセス・装置・材料技術
テスト・実装・3D集積化技術
磁気ディスク技術
液晶技術
システム・ソフト技術

図表 1.11 EUVA を中心にみた日本の EUV 開発支援



2010 年代初頭になると、もはやニコン、キヤノンの企業体力は、全社的にも、露光機部門においても、衰え始めていた。露光機以外での稼ぎ頭だったカメラも、デジカメになり、一時ブームの後、2007～8 年以降のスマホ台頭でカメラが内蔵されるようになると、それも減少した。露光機では前述のように液浸 ArF での勝負があらかた 2010 年以前に決着していた。この状態で、累計兆円単位に上がることが予想された EUV 機本体の商用化開発を 2 社の自主取組に期待するのは、ムリがあった。

図表 1.12 デジカメ出荷傾向



出典) CIPA 統計より

国策に対する批判があり得るとすれば、政府テコ入れ批判の逆であり、日本は製造装置・材料で強いのを標榜する割に、装置のリーダーだった露光機への、断固たる大規模支援は行われなかった。昨今の半導体政策を見れば、EUV 機開発支援に数千億円を投入しても、おかしくなかったはずである。しかし政府は口上とは違い、電機大手～半導体メーカーに対するほどには、製造装置・材料に対し、補助を小出しにするだけで、大規模テコ入れを図らなかった（この点は恐らく経済産業省だけでなく、財務省査定も通らなかっただろうと予想される）。

以上、EUV に関して ASML はケタ違いの資金を投入して EUVL 開発を、堅忍不拔でやり抜いた。Cymer 社（光源側）の買収は、逆に光学系の開発には自信があったことの現れともとれる。実用に耐える出力までそこからさらに 10 年を要し、露光機は第 2 世代 NA0.33 となった。結局、光源が実用機の最大の壁になった。マスク、レジスト等のサプライヤを取り込んだの長期戦を行う経営判断にも注目する。また、ツァイスの寄与は絶大である。

その財務戦略（メザニン出資受入れ）も見事であり、これはニコン、キヤノンに見られなかった巧みさである。だが最終的には、いかなる財務テクニックを使っても、本体事業で利益が上がっているかがすべての基礎であり、その点、液浸 ArF で世界トップに立って、豊富なキャッシュフローを創出できた点が、最後の砦となった。液浸 ArF での劣後が、日系露光機メーカーの EUV 開発にとどめをさしたと言えよう。ここに旧フィリップス半導体以来の、欧州勢の執念をみる（フィリップスのリソ部隊はスピンオフして ASML になったが、残った半導体本体の事業は 2006 年に、ファンドに売却スピンアウトされ、NXP となった）。

4. 半導体施策と官民

<本項はドゥーリサーチ社が担当した。>

ここでは、1960年代から2020年代まで、時代区分をし、その期間の半導体をめぐる社会経済的な動きと半導体を利用する産業並びに半導体製造装置産業の動きを整理し、半導体産業と政府の施策の状況を紹介する。また、米国、韓国を中心に海外の政策や主要な企業の動向も含めて解説する。詳細は付録編 3-1 を参照のこと。また、全体を一覧できるようにこれらの情報を含め、関連情報を一表にして付録編 3-2 に含めている。

1) (戦後～1970年) 対米民生電子機器輸出がけん引した日本半導体産業の黎明期

SONY を筆頭に日本勢はトランジスタラジオの対米輸出を急増させ、1950年代末にすでに日米摩擦の兆候。対する米側はゲルマニウムからシリコンへ転換。さらに IC 発明。軍需が中心で、日本は米国からの基本特許を引き継ぎ、フォローした時代で米国は次から次に技術の高度化を成し遂げていた。さらに 1969 年になると日本計算器（のちのビジコン）が Intel に委託し、世界初の MPU を共同開発している（注 21）。ビジコンは、当時、電卓用 IC を開発受託してくれる日本の電子機器メーカーがなかったために米国企業への委託を選んだ。Intel が受託したのは 1969 年で会社設立 1 年後であった。

この時期は、コンピュータ関連など高度電子技術について欧米に追いつくための産業政策、電振法が施行されていた。欧米の先進的コンピュータ技術の技術導入によって大企業がメインフレーム市場に参加、国内で激しい競争を繰り広げた（注 22）。大企業参入に際して、外貨規制は技術導入に必要な外貨調達面において大企業に有利に働いていた反面、中小企業の参入を難しくしていた。

2) (1970年代) 日本の集積回路（IC）及び大規模集積回路（LSI）産業の離陸期

Low End 半導体は民生用需要が中心で High End はメインフレームや電電公社の電子交換機であった。一方、この時期に高度なコンピューティング能力をもつメインフレームとは別に、玩具に近いエンターテイメント分野でゲーム機が登場してきた。こうした分野は画像処理を得意とする Apple や NVIDIA に繋がり、日本のナムコや任天堂などが関係していた。こうした企業は当時の産業育成政策からは外れた存在であった。

通産省では 1970 年代ビジョンで提唱された知識集約化産業構造の構築を目指し、73 年に大きな組織改革が実施され、半導体やコンピュータの管轄が機械情報産業局となった。そうした流れの中で、メインフレーム産業育成のために乱立するメーカーの再編を促す業界再編が 72 年から 77 年にかけて実施。74～75 年にはコンピュータの市場開放があった。さらに IBM の次

(注21) 1968年に設立された Intel の 1968 年 12 月の売上は 37 万ドルで 191 万ドルの赤字。ビジコンとの契約は 10 万ドルであった。71 年に世界初の MPU である Intel i4004 が発表された。ビジコンは当時の Intel にとって Teaching Customer であったと考えられる。

(注22) 米国の商用メインフレームメーカーとしては、IBM、CDC、GE、ハネウェル、NCR、RCA、ユニパックが競争していた。

世代メインフレーム（Future 構想）が 77 年に発表され、国内の IBM 互換機メーカーがどう戦うのが課題となった。

IBM 対抗機開発のために超 LSI プロジェクトがスタート。超 LSI 技術研究組合を作り、700 億円の資金を投入し 1975 年から 80 年まで製造機器や材料・部材の開発を行った。これが最先端露光機や先端材料を生み、日本の半導体製造機器産業の発展につながった。

一方、こうした成功は官民ともに「超 LSI プロジェクト」の成功の分析を怠らせ、成功体験の無批判な呪縛に陥らせた。これが、その後の国家プロジェクトの失敗を引き起こす原因のひとつになったと思われる。

日米半導体通商問題に目を移すと、1977 年に福田・カーター会談で初めてダンピングが問題になった。しかし 80 年にヒューレット・パッカード（HP）が日本の半導体の品質を評価したことで問題とはならなかった。米国側がこだわったのはコンピューティング能力であって、米国のコンピューティング能力＝国家安全保障が侵されない間は半導体摩擦にならなかった。

3）（1980 年代）日本 DRAM 産業の世界的成功と日米半導体協定の締結

1980 年代半ば頃からコンピュータはメインフレーム中心からダウンサイジングが進む（ミニコン、初期 PC 等）。IBM-PC では、OS が自社ではなくマイクロソフトから供給され、ソフトウェアとハードウェアが別々に調達される動きが始まった。

DRAM に関しては、日本電気と東芝が、1980 年代に世界一のシェアを争うなど、日本の半導体が世界を席巻し、その結果 Intel は 1985 年に DRAM から撤退を迫られた。同社は CPU とメモリを非同期化する技術を開発し、自社の強みである CPU の技術開発に集中する戦略をとって事業を MPU に特化した^{（注 23）}。

半導体製造装置は超 LSI 技術研究組合の成功もあり、ニコン、キヤノンは露光装置ステップで 1980 年代中葉頃から世界シェアを伸ばし、95 年ごろには世界シェアの 70-75% を占めるほどにまでなった。

日米半導体協定^{（注 24）}は協定が締結されたのが 1986 年で一度の改訂を経て 96 年まで続くことになる。この時期、韓国では三星電子が 64KDRAM の量産を開始（85 年）^{（注 25）}、台湾の TSMC が設立（88 年）された。

^{（注 23）} CPU の周波数とメモリの周波数が同期していた時代から、目覚ましい CPU の技術進歩によって同期することが半導体の処理速度の足かせになる時代が変わった。そのため、Intel はノースゲートを導入することで CPU とメモリの非同期する戦略をとり、自社の強みである CPU による世界制覇の道を選んだ。この時点で CPU とメモリは分離して技術開発、製造ができるようになった。

^{（注 24）} 1986 年に日米両国は、日本の半導体市場の 20% を米国企業が獲得し、日本企業は価格を引き上げて輸出を制限するという内容の合意に達した。こうした制裁に対して国内では GATT 提訴をしないのかという声もあったが、日本の農産物の GATT 提訴の動きがあったことで政府としては提訴まで至らなかった。（林委員）

^{（注 25）} 1980 年代、三星電子の李秉喆（イ・ビョンチョル）会長は、DRAM 半導体を有望な輸出部門と位置づけた。三星電子は、政府の融資保証があったため、半導体製造に必要な多額の投資を行うことができた。1983 年、三星電子は米国から DRAM の技術を手し、三星電子の技術者たちは日夜、その技術を研究した。（THORBECKE, Willem, RIETI コラム・寄稿、2021.11.10 https://www.rieti.go.jp/jp/columns/a01_0668.html）

その頃、日本政府の研究技術開発プロジェクトとしては、第 5 世代コンピュータ研究プロジェクト、Σ プロジェクトなどがあり、結果としての産業的成果は乏しかった（国家は科学技術振興も行うのであって、上掲政策の評価は一般に即断されるほど単純なものではない）。

一方、米空軍は 1980 年から VHS-IC プロジェクトで、VLSI 設計技術の研究を推進し、ファブレスが誕生するための基盤技術を整備したほか、RISC プロセッサ等も推進した。さらに日本での超 LSI 技術研究組合の成功を受け、SEMATECH が 87 年から動き出した。欧州においても EUREKA が発足（85 年）する中で、ベルギーでは IMEC が同年に設立された。

4）（1990 年代）日本 IC 産業の下落・敗退 1 期：DRAM 瓦解

1990 年代はパソコンの時代とも呼ばれるが、パソコンが世界的に家庭ベースまで普及するための“決定的な”技術基盤は、インターネット（TCP/IP）のほうであった。パソコンはパソコンで、OS ほか進化し、「Win-tel」（マイクロソフト Windows+インテル CPU）が主導権を握ったが、彼らが世界大の独占に至ることを可能にした必須基盤はインターネットにあった。2 社の世界的成功は、米国の政府・軍が整備した環境があつて、はじめて実現した。

半導体の製造ではプロセスの微細化が進み、生産量の巨大化、さらにウェハの大口径化によって、一工場の投資必要額は 1980 年代後半には千億円台に突入し、投資競争の様相を呈してきた。こうした中で、日本の半導体製造設備は世界シェアを伸ばした。

世界は 1990 年代から冷戦終結を受けて、米国主導のグローバル経済化が進み、半導体も含め市場が拡大した時代である。その頃、日本はバブル崩壊（91 年）で、銀行中心の間接金融体制が弱体化した一方で、“エクイティ・ファイナンス”（直接金融）は恐ろしく未整備で、半導体の巨額投資を支える金融機能が乏しかった。産業政策としては産業構造転換を促す「円滑法」（87-95 年）とそれに続く「事業革新法」（95-2002）が施行された。

そのような状況の中で 1992 年には日系、米系の企業による世界半導体シェアが再逆転され、米国 Intel が半導体世界シェアトップとなった。98 年には DRAM シェアで韓国メーカーが日本を逆転し、翌 99 年には富士通が汎用 DRAM から撤退、日立と NEC の DRAM 部門を統合したエルピーダメモリが発足した。

1996 年に第二次日米半導体協定が終了した時点以降、日本の DRAM 産業の弱体化が“顕著”になった原因は、前掲 SDRAM の点ほか、複数要因が絡んでおり、別途分析を要するが、乱暴に言えば、コスト積算からする価格付けの市場が崩れるや、日本 DRAM 勢は三星電子（注 26）などを相手に、戦い続けられなかったのである。

半導体産業が大きな変化の中にある 1994 年に半導体産業研究所（SIRII）が日本の半導体産業の活性化と国際競争力の向上を目的に半導体業界のシンクタンクとして設立された。この半

（注26）三星電子は 1998 年に DRAM のシェアで世界一となった。

半導体産業研究所の発案で、95年には産学共同を推進するための半導体理工学研究センター（STARC）、96年には半導体製造プロセス共同開発のための企業間共同活動の場としての半導体先端テクノロジーズ（Selete）が設立された。軌を一にして95年度から通商産業省の超先端電子技術開発促進事業が開始され、技術組合超先端電子技術開発機構（ASET）がその研究開発を行った。

上記のうち、STARCは全国の大学へ広く産学連携テコ入れと、設計周辺環境整備を図り、Seleteは初期には300mm大口径ウェハ対応へ向けた装置業界への働きかけに重点があった。

厳義の国プロはASET事業であり、電子線によるレチクルマスク描画装置やレジスト等での世界的成功への貢献が顕著だった。たほう半導体そのものにおける日系半導体の世界シェアは、1990年代に下がり続けたが、主因はDRAMによるものであった。国プロは、そもそもDRAM事業自体の直接的なテコ入れを狙ったものではなかった上、2010年代～今日に経済省が獲得できた半導体関連予算とは、文字通り、“ケタ違いの少額”予算だった。

→予算規模は、産業パフォーマンスに、強く直結する問題である。むろん大規模なら成功するとは限らないが、小規模で成功させることは半導体の“産業”パフォーマンスへの効果としては絶望的である。今日と当時の差は、経済省の知恵・力量によるものというよりは、単に豊富な予算が使える時代環境にあるかどうか、である（経済研究所の観察）。

5）（2000年代～2010年半ば）日本IC産業の下降・敗退2期：掛け声倒れで開花できなかったシステムLSI

移動体通信が第三世代(3G)に入り、デジタル式携帯電話の世界的普及が本格化し、インターネットも、ますますグローバルに普及した。1990年代末から日本ではドコモの、いわゆる「iモード」が普及し、世界先進的サービスだったが、NTTなど電話通信事業者は世界大の事業で成功した試しが殆ど無く、ドコモ等NTTはi-modeの海外普及に失敗（最初の立枯れはINSネット～電話業主導のISDN）。さらに2007年にはApple“iPhone”、2008年Google“Android”(OS)など、スマートフォン（スマホ）が登場し、通信基盤も3Gから4Gへ移り、個人のスマホの保有率が2016年には57%へと急激に高まった。たほう、2000年代からクラウドコンピューティング・サービスが、米Salesforce等を嚆矢に普及し始め、同年代中葉頃からSNS（Social Network Service）も普及し、データセンタの需要も急増した。その基礎の上に2010年代からディープラーニングブームの波が起こり、AI技術の開発とビジネス応用が始まった。

→この時期頃から、日本発で世界大に広がるIT機器～サービスは殆ど消失。米国勢は次から次へ、新コンピューティング方式、新サービスを連打していったのと対照的。

半導体製造装置に目を転じると、最大項目の露光装置に関してはオランダのASMLが台頭、2002年には半導体露光装置のシェアが50%を超え、世界一となった。2010年代初頭に、ニコンはEUV製造装置分野から撤退。その結果、EUVはASMLの独占状態となっている。

なお、社会経済的には2001年に同時多発テロ（グローバル格差問題を示唆）が発生するとともに、2008年にはリーマンショックが起こった。日本ではバブル崩壊後の10年間で銀行など間接金

融基盤の修復を終えたが、90年代経済が回復せず、産業構造問題の解決が求められた。その結果、産業政策的には産業再生法（99-2003 年）が施行され、「金融と産業の一体再生」の実現のため、改正産活法を 2003 年に可決、2009 年に出資や融資が可能となる産業革新機構(INCJ)が設立された。産業革新機構は公的資金を使って先端技術の事業化や国内企業の再編などを支援する官民出資の投資ファンドであり、リスク分野への投資マネーが回らない日本の状況を改善する目的も持っていた。当時の通産省としては不況からの脱出だけではなく、グローバル競争への対応という意識があり、国際競争力向上、業界再編・事業再編の促進と支援という中・長期的な対応策も含まれた。

INCJはルネサス株式の超低価格取得（とその後の売却で）利益を得たが、ベンチャー育成面では概して成功しないままに終わった（2018 年に再編し、INCJ 自体は廃止予定へ）。

半導体関連の産業施策としては 2000 年 3 月に「日本半導体産業の復活」と題する半導体産業研究所(SIRIJ)の提言書が出され、日本の半導体産業は従来の DRAM 中心の事業形態からシステム LSI を中心とする事業へ重点を転換すべきで、産官学連携プロジェクトの必要性が述べられていた^(注 27)。それに沿って半導体先端技術共同開発計画（あすかプロジェクト）が策定された（2000 年 9 月）。以降、前掲 Selete での自主取組のほか、国プロとしては ASPLA プロジェクト、MIRAI プロジェクトほかが行われた。

ASPLA は発足が 1～2 年ほど遅かった上、政府としては、実証プロジェクトの後に来るべき日本版専門ファンドリー創設のための予算手当も乏しく、その状態では政策を産業的成果につなげる手立ても無かった。これは経済省というより、政府全体・与党による制約のせいである（経済研究所の観察）。

一方、中国は 2014 年に「国家集成电路産業投資基金（大基金：Big Fund）」と呼ばれる政府系のファンドを立ち上げ、半導体サプライチェーンの育成を積極的に進めた。2015 年にはハイテク産業育成政策「Made_in_China」を発表、半導体の国内生産を促進する方針を示した。2016 年には長江存儲科研（YMTC）などのメモリー企業を設立している^(注 28)。

6）（2010 年代末～2020 年代）米中対立顕在化の新時代とクラウド～AI の拡がり

対話型 AI「Chat（チャット）GPT」を米オープン AI が 2022 年 11 月 30 日に公開した。それ以降、生成 AI の商業的な応用が「業界横断型の生成 AI アプリケーション」「業界特化型の生成 AI アプリケーション」「生成 AI インフラ」の 3 つのカテゴリーで進んでいる。半導体製造装置に関しては、EUV は ASML の独占状態となっている。

米国政府は、それまでのグローバリゼーション推進から一転して、2010 年代中葉から対中警戒を高めるようになり、2017 年以降のトランプ政権の下で、貿易摩擦から技術覇権争いまで、広汎に対立色を強めた。その一環で、半導体が、中枢課題である AI～コンピューティング

^(注27) あすか（ASUKA）プロジェクトー日本半導体の復活を目指すー、武田計測先端知財団、2008.9.19

^(注28) 日本経済新聞 2024 年 3 月 22 日朝刊 15 面

の基盤手段として、米国による統制が効きやすい分野として強調されるようになった (注29)。

米国政府の動向を伺いつつ日本政府・与党は、後追いするかたちで＜＊＞、2020年代に入り、政府は産業政策として「5G促進法」の改正(2021) (注30)、「NEDO法」改正(2021) (注31)、「経済安全保障推進法」(2022) (注32)などを成立させ、2021年に経済産業省商務情報政策局は「半導体・デジタル産業戦略」を発表し、以後、改訂を続けている。

＊経済産業省が、その認知・判断力で、半導体を重要産業とした経緯には無く、主に与党(自由民主党)の判断に付き従っただけである。その与党は米国を追いかけて、多数候補の中から半導体を重点に絞ったに過ぎない(経済研究所の観察)。

EUは、官民合同による430億ユーロの投資と助成金を通じて2030年までに (注33)半導体生産の世界シェア20%達成を目指すための半導体法を成立させている。中国では2019年に始まった大基金の第二期の投資額は約2,000億元(4兆2,000億円)に達し、ファーウェイのスマホ向けに半導体を供給した中芯国際集成电路製造(SMIC)などに投資をしてきた。米国との対立の長期化を受け、2024年には投資規模が4～6兆円と想定される大基金の第三期が構想されている (注34)。

(注29) 神田茂、米中対立と相互の経済的規制措置— 主な措置の概要と狙い—、立法と調査 2023.12 No.462
https://www.sangiin.go.jp/japanese/annai/chousa/rippou_chousa/backnumber/2023pdf/20231218130.pdf

(注30) 5G情報通信システムに不可欠な大量の情報を高速度での処理を可能とするもので、国際的に生産能力が限られている等の事由により国内で安定的に生産することが特に必要なものに対する生産設備及び生産に対する金融支援(2021)。

(注31) NEDOが認定計画に沿って実施される高性能半導体などの生産設備の整備に対して助成金を交付するための基金を設置した(2021)。6,170億円を補正予算で計上。

(注32) 日本経済新聞 2023年10月6日2:00 <https://www.nikkei.com/article/DGXZQOUA056I50V01C23A0000000/> 2024.3.24閲覧

(注33) 欧州は半導体世界シェア20%達成見込めず＝ASMLトップ、Rueter2024年1月26日午後1:32 GMT+9、
<https://jp.reuters.com/markets/world-indices/TCXATPOCONMKTD4F4Y73LSX5B4-2024-01-26/> 20240324閲覧

(注34) 日本経済新聞 2024年3月22日朝刊15面

第2節 今もある強みと課題

第1節を復習すると、日本（日系／国内）半導体産業は確かに1990年代、とくにその後半からシェア低下が激しく続いたが、中身を見れば、1990年代後半はDRAM手詰り（高リスクの巨額投資を続けられない等）が金額規模の大きい会社でシェア低下を来したわけであり、次いでロジックASIC事業の手詰りが2000年代中葉～2010年頃から（マイコン類手詰りは1990年代インテル台頭から）、半導体多用機器（システム）の日本勢弱体化と並行で顕著になったという内容だった。さらに2012年エルピーダ倒産で“日系”シェアがさらに大きく落ち、以後は低下というより停滞が続いて、欧州勢並みのシェアに落ち着いたという内容だった（資本国籍別シェアの場合）。うちDRAMは広島で、マイクロンとして操業中で、その奮闘に期待できるなら、それ以上、日本として期待することがあろうか（多様な発想があっても良いが、多くは、今さらDRAMを復権させたいと熱望はしないのではないか）。

深い問題（復権を期待したい課題）はむしろロジックにあろうが、それが反転して伸びるための重要制約が、国内に構想拠点を置く半導体多用のシステムベンダの不振にある旨、見たところである。伸び悩み制約（タガ）をはずすには、合理的に考えれば、システム側の弱体化問題を最重点として反転させるべき、となる。繰返しになるが、前述のとおりロジックに限ってはファブレス＝ファンドリー分業が世界趨勢だから、両者どちらも奮闘が期待されるが、そのためにTeaching顧客／ファブレスへの合流部隊（システム系）が必要という趣旨であり、日本勢が不振なら、海外に顧客を求めるのは当然として、それで上手くいかない限りは、国内システム＝半導体アプリケーション・ベンダを増加～強化すべき、となる。以上がロジック。

しかし周知のように日本には今も「強い」半導体がある。第一にオリジナル発明に基づくフラッシュメモリー（キオクシア）があり、第二に強い差別化力を保持しているCMOSイメージセンサ（ソニー）があり、ほかに昨今ルネサス健闘も目立ち始め（アナログ、マイコン類、パワー半導体）、パワー半導体にも一定の踏ん張りがある。以下、それらについて簡単に。

NANDフラッシュメモリー： 言わずと知れた東芝エンジニア部隊による世界的発明に基づき、次表上段の世界販売総計の推移にみるように、その世界市場は最近まで爆発的に成長した。まずは日本半導体の底力と言えよう。

その後の展開は“深い”ものがある。次表のとおり、92年頃に東芝がNANDを発売し、じきに初期顧客としてデジタル・スチルカメラ（デジカメ）ベンダに採用されたが、広く普及する商品に適した規格化は、1994年コンパクトフラッシュ（CF）カード（の規格）で、米SanDisk社（CEO: Eli Harari）の発明・考案による。それもあり東芝は1999年に、拡販者&コンペチタの2面を擁するSanDiskと提携（生産・出資のみ共同＝技術は東芝；商品は別別）^(注35)。

^(注35) なお SanDisk は、2015 年にウェスタンデジタルに買収され(happy exit)、2017 年に東芝メモリはキオクシアとしてスピニングアウトしたが、提携は維持されてきた。提携が巧みだったからであろうが、事業環境は激しく変るのが半導体であって、これまでの提携が永劫に適するかは別問題であろう。

図表 1.13 NAND 世界上位企業ランキング（百万米ドル）

	1995年	2001年	2005年	2010年	2015年	2020年
	NAND	NAND	NAND	NAND	NAND	NAND
	市場規模	市場規模	市場規模	市場規模	市場規模	市場規模
	128	865	10,762	21,290	31,981	57,218
1	東芝 72 56%	サムスン 374 43.2%	サムスン 5,742 53.4%	サムスン 7,283 34.2%	サムスン 9,826 30.7%	サムスン 19,274 33.7%
2	日立 32 25%	日立 297 34.3%	東芝 2,382 22.1%	サンディスク 4,463 21.0%	東芝 6,177 19.3%	キオクシア 10,758 18.8%
3	富士通 14 11%	東芝 194 22.4%	SKハイニックス 1,382 12.8%	東芝 4,371 20.5%	サンディスク 4,982 15.6%	ウェスタン デジタル 8,241 14.4%
4	サムスン 10 8%		ルネサス 639 5.9%	マイクロン 2,202 10.3%	マイクロン 4,676 14.6%	マイクロン 6,460 11.3%
5			マイクロン 238 2.2%	SKハイニックス 1,864 8.8%	SKハイニックス 3,773 11.8%	SKハイニックス 6,356 11.1%
6			STマイクロ 214 2.0%	インテル 1,079 5.1%	インテル 2,177 6.8%	インテル 5,358 9.4%

出典）OMDIA（下段の％は世界シェア）

<メモ1：東芝の NAND 型フラッシュ発明は 1987 年だが、NAND 商品化は 92～93 年頃から>

<メモ2：2015 年秋に SanDisk は ウェスタンデジタルに買収された。2017 年秋～、東芝メモリーはキオクシアとなる>

<メモ3：2021 年インテルは NAND や SSD 事業を SK Hynix へ売却して撤退。大連ファブ譲渡含→以後 SK シェア増となる>

両社が提携した 1999 年よりも遡った 96 年に、東芝は三星電子と開発提携（実質技術供与）。ゆえ、次表のように、商品化後の 95 年には当然、東芝が世界シェアトップだったが、早くも 2001 年までに、三星にトップの座を譲った。技術力ではなく生産ファブへの投資体力の格差があり、加えて、三星による Google-Android OS（98 年）ベースのスマホは、あっという間に世界トップに立つなど、同社は NAND の超大口顧客（社内向）でもあった。東芝メモリとして三星スマホ事業部（半導体事業部とは異なる）に販売できていたら・・・とも考えられるが、第三者コメントにはなじまないかもしれない。コメントし得るのは、“その後”の展開が必ずしも好ましくない点で、案の定、三星は社内消費をはるかに超えて、投資体力にプラスして、技術も向上させながら、怒濤の外販～拡販に出たからである（日系 DRAM1990 年代アセットライトで対外技術供与・チップ OEM 調達→ブーメラン敗退招来というパターンに類似）。

いずれにせよ三星との提携も 2000 年代前半に終了したあとは、競い合うしかなく、現にそうなった。SanDisk との提携は、三星との提携終了後を睨んだ敷石だったようにも見える（日米で投資をシェア）。東芝メモリによる SanDisk との提携は、今日へのヒントを与えているようにも見える。

問題は今後であることは周知。短期市況的な不況が和らいでも、中長期の NAND 世界市場の伸びは不透明かも知れず（AI 向けデータ／サーバーセンタでもコストパフォーマンス的に HDD は記憶階層によっては根強く、スマホも高値限界に近い）、たほう多値化や積層化（ほぼ 200 層）も次第にキツくなりつつあるかも知れない。世界の趨勢は、DRAM と NAND の高密度サブシステム化などを求める方向に向っているのではなかろうか。

以上、「強み」はあるにせよ、強さは永劫続くものでなく、従来適切だった提携関係も永劫に適切とは限らず、課題も山積しているようにみえる。（むろん経営には立入らないが、将来ビジョンが外部から見ても明るくなければ、優秀な若手集めも中長期に陰りかねず。）

イメージセンサ：これも周知で、ソニーが、CMOS 裏面照射型ほか、画期的技術を保有し、世界トップ、シェア 4 割強、スマホ向けでは断トツ 1 位の 5 割超と伝えられるが、さらに挑戦を続けている。挑戦課題があるというのは、むろん前向きな課題であって、やりがいではなかろうか—緊張感とともに—。車載向けに限ると、世界トップ=オンセミ、2 位オムニビジョン、3 位ソニーとも伝えられるが、将来が楽しみである。

むろん優秀な若手人材集めは、内外、性別問わず、進めている模様だが、人材は掘っても掘ってもキリなく、掘りがいのある 이슈ーとのこと。自社向けは当然として、それを超えて共通に日本に流入・所在する若手（往々、大学・院など）を“半導体分野に惹き付ける”点など、協力案件にもコミットを期待したいところである。

*なお、JASM などへの補助金投与や RAPIDUS 等、現在の経済省政策にはコメントしない

ルネサスの業績も上向いている。過去には苦しみ迷った時期もあった模様だが、とりわけ昨今、大きな買収に果敢に挑み、グローバルカンパニの性格を強めており、世評的にも関心が高まっている（マイコンからアナログ、パワーまで品目は広めだが統合性も覗える）。

パワー半導体：パワー半導体は、多くの IC のように情報処理中心でなく、主に電気における電圧・周波数・電流などの変換や制御にかかわるエネルギー関係の半導体である。地球温暖化対策が世界的 이슈ーになっている上、そうでなくても消費電力節約は望ましく、電気が伝わる各所で熱エネルギーとしてロスする分などを節約したい動機は至るところにある（注 36）

（注 37）。

シリコン(Si)系だけでも MOSFET（金属酸化膜・電界効果トランジスタ）など、細かくは多

（注36） なお SanDisk は、2015 年にウェスタンデジタルに買収され(happy exit)、2017 年に東芝メモリはキオクシアとしてスピンアウトしたが、提携は維持されてきた。提携が巧みだったからであろうが、事業環境は激しく変るのが半導体であって、これまでの提携が永劫に適するかは別問題であろう。

（注37） なおラフ（広義）には、上記のような厳義のパワー半導体のほか、類辺に高周波半導体がある。厳義パワー半導体とはほぼ同様材料から成るが、しばしばデバイス構造などが異なる半導体で、高周波の電磁波を扱うので、高周波（RF:Radio Frequency）半導体と言われる。一緒に議論されることもあり、また RF は RF で有望・重要だが、ここでは主に厳義のパワー半導体（エネルギー系）が念頭にある。

種あるが、Si-MOSFET 等から出発して、これまで Si-IGBT（絶縁ゲート型バイポーラトランジスタ：Insulated Gate Bipolar Transistor）などが進化形として伸びてきた。IGBT では日本勢としては三菱電機などが健闘してきた。昨今では、米テスラ社が、クルマの一部にシリコンカーバイド(SiC)によるパワー半導体を、(部分的に) 導入したことなどもキッカケになり、SiC パワー半導体が、従来の太陽光発電・付帯設備向けなどを超えて、クルマ (EV, HV, PEV) 向けとしても注目を高めるなど、分野自体が有望である。

種類の異なるパワー半導体を合算した全体シェアは、キャッシュフローや顧客基盤の大小を示唆する面もあるとはいえ、あまり意味がない (ミスリーディング) ので触れるだけとしたい。すなわち全体合計では、2020 年であれば、世界トップ=独インフィニオン (シェア約 22%)、2 位=米オン・セミコンダクタ (約 9%)、3 位=三菱電機 (約 7%) とされ、日系デバイスメーカーとして三菱電機が 3 位以内にランクインしている (詳細略)。

次に本題の種目別。

まず Si-MOSFET (主に高耐圧・大電力方面に今後も多用される)。その企業別世界ランキングは、次表のように推移。すなわち日系の中では東芝が長くトップであり、世界でも 2020 年で 4 位でいとみられる。日系では次いで、ルネサス。

興味深いのは、2020 年以降、むしろローム、サンケン、表にないがミネベアミツミなどの日系メーカーが、Si パワーMOS に力を入れつつある点で、クルマや再生可能電力普及を見据えた動きとみられる。パワーMOS を、旧式デバイスと見切るのはビジネス的に妥当でなく、現に次表上段のとおり世界市場は、地味だが着実に増えている。

たほう、2020 年に「ネクスperia」が浮上したが、これは中国資本が 2017 年に、旧フィリップス半導体のパワー等→NXP に出ていた部分のうち、NXP からさらに MOSFET 等がスピニングアウトさせられたのを機に、買収した会社である。次表にみるように NXP 時代は停滞感も漂ったが、中国資本かつ中国系 CEO になった途端、売上が 5 年で倍増近くまで急増した。

資本国籍を問うべきでないとすれば、同社主力部隊の前工程ファブ (独、英) や、R&D 人員がオランダ等欧州で操業している以上、“在・欧州扱い” すべきで、今は後工程だけが上海やインドネシア、フィリピンにあるだけのようだが、今後、当該技術が中国内に移植され、前工程ファブや研究部門も中国内の部分が増えてくるならば (そうなりそうである)、どう位置づけるべきか、不透明になってこよう。

いずれにせよ三菱電機はネクスperiaと提携していく旨、発表されている。パワーMOSFET や IGBT のような既存品をめぐる動きであれば、規制にかからないどころか、中国浸透に有利であり、賢い選択かもしれない。

図表 1.14 シリコン MOSFET (ほぼパワー) 半導体ランキングと世界市場額—2001～2020 年—

	2001年	2005年	2010年	2015年	2020年
	MOSFET 市場規模 3,186	MOSFET 市場規模 4,820	MOSFET 市場規模 6,609	MOSFET 市場規模 5,748	MOSFET 市場規模 8,284
1	IR 488 15.3%	IR 676 14.0%	インフィニオン 754 11.4%	インフィニオン 1,548 26.9%	インフィニオン 2,220 26.8%
2	フェアチャイルド 437 13.7%	フェアチャイルド 621 12.9%	東芝 701 10.6%	フェアチャイルド 522 9.1%	オンセミ 1,004 12.1%
3	東芝 304 9.5%	STマイクロ 505 10.5%	フェアチャイルド 698 10.6%	STマイクロ 445 7.7%	STマイクロ 678 8.2%
4	日立パワー 238 7.5%	東芝 403 8.4%	IR 682 10.3%	東芝 427 7.4%	東芝 604 7.3%
5	ビシェイ 217 6.8%	ビシェイ 398 8.3%	ルネサス 623 9.4%	ルネサス 422 7.3%	アルファ&オメガ 415 5.0%
6	NEC 212 6.7%	ルネサス 305 6.3%	ビシェイ 597 9.0%	ビシェイ 354 6.2%	ルネサス 385 4.6%
7	STマイクロ 210 6.6%	インフィニオン 267 5.5%	STマイクロ 499 7.6%	アルファ&オメガ 245 4.3%	ビシェ 357 4.3%
8	パナソニック 178 5.6%	パナソニック 214 4.4%	アルファ&オメガ 240 3.6%	オンセミ 230 4.0%	ネクスペリア 308 3.7%
9	三洋 105 3.3%	NEC 203 4.2%	NXP 215 3.3%	NXP 185 3.2%	ローム 252 3.0%
10	オンセミ 100 3.1%	オンセミ 179 3.7%	オンセミ 195 3.0%	マイクロセミ 155 2.7%	サンケン 239 2.9%

注 1) 上段：会社名 中段：売上（百万米ドル） 下段：占有率

注 2) このデータでは、MOSFET 一括なのでパワーと異なる小信号 MOSFET が含まれている模様だが、単価も安く、売上金額や趨勢に大きな影響を与えず、上表は、“あらかた”、パワー MOSFET として読むことができる

出所) Omdia

<メモ 1：オンセミはオン・セミコンダクターの略（以下同じ）>

<メモ 2：フェアチャイルドセミ：2001 年インターシルのパワー半導体事業買収して MOSFET 上位。

2016 オンセミへ合流>

<メモ 3：インフィニオン：2010 年→2015 年売上げ増したのは 2014 年に IR（インタナショナルレクチファイア）買収故>

<メモ 4：ネクスペリア：2017 年、NXP から旧フィリップス系 MOSFET 含む標準品グループを切り出し、中国資本に売却>

次いで IGBT。2000 年代に大きくジャンプした。下表のとおり。三菱は日系ではトップであり、世界でも 2020 年時点で 2 位。それを富士電機が追うかたちで、2020 年世界 3 位。2010 年代以降、インフィニオンの猛進が止らず、三菱はかつての世界トップを譲り渡したが、なお強い。富士電機の勢いも見逃しがたい。

図表 1.15 IGBT パワー半導体ランキングと世界市場額—2001～2020 年—

	2001年	2005年	2010年	2015年	2020年
	IGBT 市場規模 886	IGBT 市場規模 1,597	IGBT 市場規模 3,375	IGBT 市場規模 3,585	IGBT 市場規模 5,055
1	三菱 193 21.8%	三菱 455 28.5%	三菱 1,021 30.3%	インフィニオン 1,098 30.6%	インフィニオン 1,544 30.5%
2	東芝 186 21.0%	インフィニオン 239 15.0%	インフィニオン 813 24.1%	三菱 932 26.0%	三菱 1,183 23.4%
3	インフィニオン 120 13.5%	富士電機 164 10.3%	富士電機 450 13.3%	富士電機 467 13.0%	富士電機 803 15.9%
4	富士電機 97 10.9%	東芝 160 10.0%	東芝 231 6.8%	フェアチャイルド 230 6.4%	オンセミ 323 6.4%
5	日立パワー 67 7.6%	ルネサス 138 8.6%	フェアチャイルド 172 5.1%	日立エナジー 124 3.5%	東芝 168 3.3%
6	IR 39 4.4%	IR 112 7.0%	IR 154 4.6%	東芝 113 3.2%	日立エナジー 165 3.3%
7	フェアチャイルド 30 3.4%	フェアチャイルド 76 4.8%	ルネサス 82 2.4%	日立パワー 98 2.7%	STマイクロ 152 3.0%
8	パワーレックス 30 3.4%	IXYS 49 3.1%	IXYS 80 2.4%	IXYS 70 2.0%	リテルヒューズ 102 2.0%
9	STマイクロ 30 3.4%	パワーレックス 33 2.1%	日立エナジー 75 2.2%	マイクロセミ 62 1.7%	日立パワー 100 2.0%
10	オンセミ 20 2.3%	日立パワー 25 1.6%	マイクロセミ 52 1.5%	STマイクロ 52 1.5%	CRRC 79 1.6%

出典、注記等、図表 1.14 に同じ

3 番目=SiC。現時点ではやや残念にも、日系企業は、世界の中で小規模であり、日系の中ではロームがトップで（世界 5 位）、次いで三菱電機だが（世界では 11 位）。ロームは急激に追上げているが、それでもなお、トップ=ST マイクロは 5 倍以上の売上で、2 位インフィニオンも 2 倍以上。Wolf speed（旧クリー）やオンセミも強力かつ、したたかな会社たち。ロームが、彼らの背後から乗越えていくのは難題だろうが、思い切って東芝に（間接）出資も行い、果敢に挑戦しており、楽しみである。

図表 1.16 SiC 半導体デバイス+モジュール合計売上。世界上位 11 社—2021～2022 年—

	Values		
Company	CY 2021	CY 2022	Sum of Growth '22 - '21
STMicroelectronics	531.3	820.2	54.4%
Infineon Technologies	223.9	373.2	66.7%
Wolf speed	165.5	240.7	45.5%
onsemi	78.6	194.0	146.8%
ROHM Semiconductor	70.8	149.0	110.5%
Vincotech	23.6	62.1	163.3%
Qorvo**	-	54.0	NA
Starpower Semiconductor	17.1	42.2	146.8%
Semikron Danfoss*	7.3	35.7	388.4%
PANJIT International	0.2	28.9	14350.0%
Mitsubishi Electric	35.6	26.9	-24.3%

出典、注記等、図表 1.15 に同じ（単位：百万米ドル）

ただし SiC は日本勢にとって痛いボトルネック要因がある。「基板」である。SiC 基板は米 Wolf speed（旧クリー）が、世界の 6 割超のシェアを握って断トツ 1 位であり、2 位以下が 10 数%であるのと、圧倒的な差になっている。

それを打破しようと、ロームはいち早く 2009 年に独 SiCrystal 社を買収してきた。同社は SiC 基板の開発・製造企業であるから、ロームは基板からデバイスまで一貫生産できる技術能力を獲得している。ほかに、デンソーと三菱電機も、米コヒーレント社が SiC 基板事業を Silicon Carbide LLC として切出した先に、LLC に対して各 800 億円弱を少数出資する旨の公式発表をしている。SiC 基板（ウェハ）の長期安定調達を確保するためだとしている。さらに昭和電工が、インフィニオンと提携して、SiC 基板を供給できるようにするという報道もある。いずれも、Wolf speed による過半の独占状態に対して、自由度や安定度を高めようとする動きであるが、いかなる試みも、生産ボリュームが圧倒的に違う中で、Wolf speed（から買う）よりも、コスト・パフォーマンスを高めねば、経済的にムダなコストを払うことになる（安定性のため、必要なコストかもしれないが）。・・・基板を独占されると痛いのである。

4 番目＝GaN。SiC のさらに先には、GaN パワー半導体も有望視されている。

面白いことに GaN では SiC と対照的な事態に近い。すなわち日本勢は、相当に GaN 基板（バルクウェハ）で強い立場を実現できそうになっている。

具体的には、下記のように報道される状況にある（下記は網羅的ではないが）。

図表 1.18 「日本勢は基盤開発で存在感」

日本勢は基盤開発で存在感	
企業名	主な取り組み
住友化学（4005）	24年度にGaN基板の量産体制を整える
三菱ケミ G（4188）	日本製鋼所（5631）とGaN基板を24年度にも量産
豊田合成（7282）	GaN基板からデバイスまで開発
ローム（6963）	22年からGaNデバイス量産、電流・電圧の制御時間を短縮し性能を向上
東芝（6502）	24年度にGaN製デバイスを市場投入
デンソー（6902）	16年から名古屋大学とGaNを研究
ルネサス（6723）	GaNへの参入を検討。ニデック（6594）とEV向け駆動装置を開発

出典）日経ヴェリタス、2023 年 9 月 3 日より

世界の GaN 基板への取組は 2022 年初で以下のような状況にある。

図表 1-19 世界の GaN 基板への取組

世界の GaN 基板会社—バルク GaN 基板、GaN-on-Si エピウェハ、GaN-on-Sapphire エピウェハ

- ・3 重チェック：生産出荷段階
- ・2 重チェック：開発完了～生産移行中
- ・1 重チェック：開発途中

Company	Country	GaN-on-Si	GaN-on-Sapphire wafers	Bulk GaN wafers
Atecom Technology Co., Ltd.	China	✓✓✓	✓✓✓	✓✓
Ammono Sp	Poland			✓✓✓
AZUR SPACE Solar Power (formerly ALLOS Semiconductor)	Germany	✓✓✓		
Changsha Easchem Co., Ltd.	China			✓✓
CoorsTek, Inc	USA	✓✓✓		
CorEnergy Semiconductor Technology	China	✓✓	✓✓	
同和エレクトロニクス (Ga-As材料がメイン)	Japan	✓✓✓		
Enkris Semiconductor, Inc.	China	✓✓✓		✓✓✓
Epistar	Taiwan		✓✓✓	
ETA Research	China			✓✓
Global Communicationsemis	USA	✓✓		
HC Semitek	China		✓✓✓	
Imec	Belgium	✓✓		
IQE	UK	✓✓✓		✓✓
IGSS GaN (IGaN)	Singapore	✓✓✓		
IVWorks	Korea	✓✓		
Jiaozuo Commercial Finewin Co., Ltd.	China			✓✓
Kyma Technologies	USA	✓✓✓		
LG Siltron	South Korea	✓✓✓		
三菱ケミカル	Japan			✓✓✓
NTT-AT	Japan	✓✓✓		
QROMIS Inc	USA	✓✓✓		
信越化学	Japan	✓		
Siltronic	Germany	✓✓✓		
SixPoint Materials	USA			✓✓✓
住友化学サイオクス (旧日立電線)	Japan			✓✓✓
Sino Nitride Semiconductor	China	✓✓✓		✓✓
Soitec (formerly EpiGaN)	France	✓✓✓		
住友電工	Japan	✓✓✓		✓✓✓
Suzhou Nanowin Science and Technology Co. Ltd,	China			✓✓
Vanguard International Semiconductor	Taiwan	✓✓✓		
Xiamen Powerway Advanced Material (PAM-XIAMEN)	China		✓✓✓	✓✓

出典）OMDIA, 2022 年初時点。

表は、バルク基板と、ほか2方式の GaN デバイス製造用エピウェハの生産をめぐる状況をまとめたもの（前掲記事と異なる部分がある）。エピウェハは、バルク基板を調達してきて、その上に GaN の膜をエピタキシャル成長させたウェハで、デバイスメーカーは、それを買えば、デバイス作り込みにまい進できる。エピウェハ供給者は比較的多いが、そもそもの基底となるバルクウェハを、どこかから、買ってこなければならないから、そこがボトルネック制約になる。

前表にみるように、実は GaN デバイスといっても、GaN-on-Sapphire デバイス、GaN-on-Si デバイス、GaN-on-SiC デバイス、GaN-on-GaN デバイスなどがある。理論的・学理的には、結晶格子乗数が一致する GaN-on-GaN が、優れていると見込まれるが、問題はコスト、コスパである。下地となるバルク基板にも GaN を使うわけで、その GaN 基板が現在は非常に高い。ほかの方式の GaN デバイスとの性能比と、コスト格差を突き合せば、現時点でバルク GaN 下地基板に勝ち目はない。

日本勢は、デバイスの方式間競争と同時に、内外同業との競争も抱え、下手をすると、海外勢、とりわけ中国勢に圧倒されてしまう恐れがある。

以上、パワー半導体では、Si-MOSFET、IGBT、SiC、GaN と、それぞれ日本企業に強みはあるが、同時に課題も抱えた状態にある（注38）。

* * * * *

ここでは半導体デバイスにおける強みにとどめた。言われ尽している感もあるが、日本には半導体製造装置・材料でも、強みを保持している。たほうで製造装置の王者である露光機で敗退し、EUV では世界完全独占を受入れざるを得なくなった点も、先にみたところである。オゴリは禁物なのであって、誇り高く突っ張り合った総合電機系半導体大手が、DRAM でもロジックでも窮地に陥っていった点に学ぶ必要がある。かつての誇り高き露光機大手も大同小異か。今すでにある強みを最大限に伸すには、それぞれが課題を将来に向けて抱えているわけで、各社はまず自社の問題解決を優先するのは当然として、場合によっては会社のカベを超えたアクションが必要適切になることもあろう。競い合いは当然だが、途上勢力にタカを括ったあげくに、ブーメランで敗退するような愚は避けねばならない。アブラゲをさらわれないよう！

（注38） GaN では、環境省委託「最先端 GaN 基板を利用した半導体技術の導入促進に関する市場規模調査及び技術紹介等委託業務成果報告書」日経 BP、2023 年 3 月を参照した

第2章 今後に向けて一強みの掌握を目指すとき

前章では第1節で過去を振り返り、第2節で今ある強み半導体にあえて触れながら、かつて強みから転落した経緯も踏まえつつ、ケースによっては、今強い分野でも早めのテコ入れその他アクションが、官民ともに必要になる場合がある旨を述べた。

しかし“総論的な教訓話”だけでは、こと足りない。よって以下、必ずしも委員会で議論しなかった点も含めて、“たとえば”の具体例を掲げたい。

第1節 デスバレーに陥りがちな強み萌芽へのテコ入れ例など

1. メモリ機能のオフロード化と新産業分野の創出<本項、中島氏>

メモリでは、前章第2節で強みと将来課題の両面でキオクシアに触れた。その経営には、ここでは触れない。ここでは、大手についてではなく、将来に向けた可能性“例”などを挙げたい。以下はその例である。

1) 「世界の中で活躍できる」メモリ産業を創出する

(1) 生活のあらゆる場面につながるコンピューティングの課題

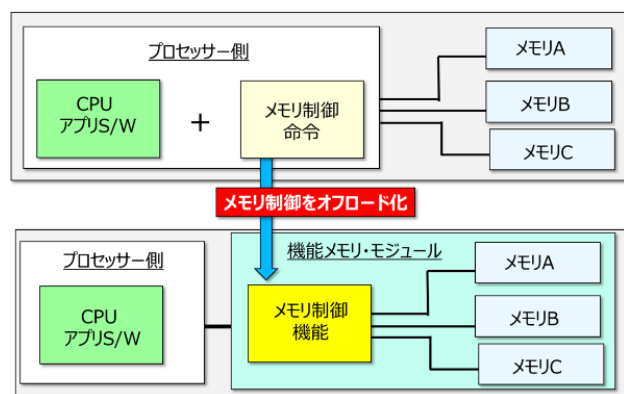
2007年のiPhoneの登場によりコンピューティングが机の上から掌に移行した。EVカーを中心とする自動運転でコンピューティングに厳しい環境下での動作が要求され処理速度の遅延が場合によっては直接命に係わるような事象にも対応する必要が出てきた。更に、AIの登場、IoTの普及で人間の生活にはコンピューティングが欠かせないものとなってきた。こうした社会とコンピューティングの係わりが深くなるほど、①低遅延化、②連続動作対策、③レジリエンス対策、④セキュリティ強化、⑤高信頼性化、⑥低消費電力化、などの性能、特性面の要求対応や課題対策がより強く求められるようになる。

(2) 増大するコンピューティングの課題を解決する「メモリ機能のオフロード化」

コンピューティングではプロセッサとメモリの連携によるデータの処理が基本となる。メモリのないコンピューティングは存在しない。そして上記の様々なコンピューティングの課題は全てメモリ・デバイスの働きにも関係し、プロセッサとメモリの関係はより複雑になる。上記(1)の①から⑥などの課題に対して、従来のコンピューティングはプロセッサの機能向上、性能向上とS/Wの処理の高度化により対応してきた。メモリには、そのプロセッサの処理命令を受けてより高速に動作することが求められるため動作周波数の向上、バンド幅の増大化、I/Fプロトコルの改良などH/W的な対策が施されるが、メモリはプロセッサに対して受動的に動作するに過ぎなかった。

社会のコンピューティングに対する要求や期待が益々高まる中で、プロセッサの処理を高度化する際の複雑さや負荷を少しでも緩和することが出来ればプロセッサの能力を目的実現のためにより発揮できることになる。実際のところ、プロセッサでのデータ処理にメモリは深くかかわっているが、システムの構成によっては必要とされる処理をメモリ側独自で実行することはできる。従来プロセッサ側で行ってきたメモリに関する処理を新規機能要求とともにメモリ側に切り出し（「オフロード化」）て、メモリ・ジュールとして機能させる、機能メモリ・モジュール (IMM: Intelligent Memory Module) の考え方である。図表 2.1 に機能のオフロード化と機能メモリ・モジュールの概念を示す。

図表 2.1 機能のオフロード化と機能メモリ・モジュール



(3) 機能のオフロード化と機能メモリ・モジュールの効果、そして「活躍できる領域」の創出

機能メモリ・モジュールは、従来プロセッサから命令されたデータの出し入れを行うだけであったメモリに、自律的な自己処理機能を持たせ、必要なタイミングやプロセッサ処理の動きを検知し、独自に必要な自律能動的処理を行う。その間にプロセッサ側で特別な処理を必要としたり、プロセッサ周りのリソースを使うことが殆どないように機能実装する。その結果、次のような効果を得ることが出来る。

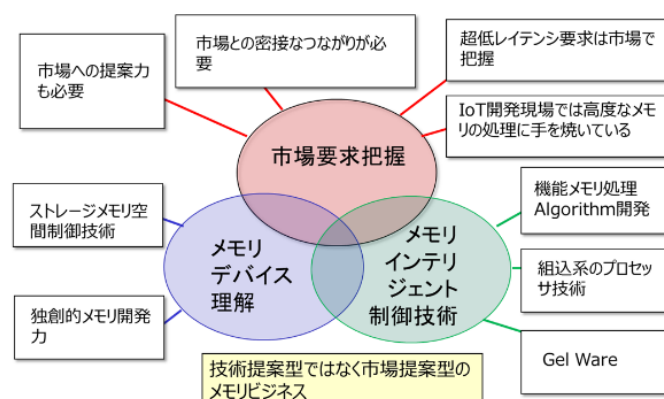
- ① プロセッサの動作効率を上げることが出来る
- ② 機能メモリ・モジュールとして自律処理に特化した設計が可能となりメモリに対する処理効率が向上する
- ③ メモリに要求される機能の組込をメモリ・モジュール側で標準化して行うことが出来、プロセッサ側で個別機器対応としての S/W 開発が不要となる（MEC, IoT の現場では強く期待されている）
- ④ 機能メモリ・モジュールとして専門の事業領域を創出でき、そこに個別機能に対応した専門知識と経験が蓄積され、機能のシリーズ化や独自の発展が可能となりコンピューティングの可能性を広げることが出来る

そして、更に大きな効果として、HPC(Hi Performance Computing)から、スマホ、自動車、MEC、IoT など幅広いコンピューティング市場の土俵の上で、「世界中で活躍できる領域」を創出できることである。市場は、新領域であるので既存プレーヤーがいない。この領域では後発としてではなく、同じスタート・ラインから出発できる。

機能メモリ・モジュールは、半導体デバイスそのものの開発製造とは少し離れた新領域である。半導体デバイス、中でもメモリ・デバイスに対する深い知識と理解が必要である。しかし、それだけではメモリ・デバイスを開発製造している先行事業者に打ち勝って新しい「活躍できる領域」を作り出すのは難しい。しかし、この機能メモリ・モジュールには、市場の要求を理解する力も必要となる。多様な先進的コンピューティング需要の存在する日本の市場では、活動さえ展開出来れば市場要求を把握するのはさほど困難ではない。更に、機能メモリ・モジュールには機能を持たせるための制御技術が必要となる。多様な技術基盤のある日本の半導体産業では、事業者間の連携プレーができれば技術的なバリアを下げることができる。これらの三つの要素が土台となり、図表 2.2 に示すように、機能メモリ・モジュール市場を創出する基盤が構成される。

この機能メモリ・モジュールでは、市場要求や実現した機能に合わせてメモリ・デバイスそのものを選択することになる。従って、機能メモリ・モジュールを特定の半導体デバイスを販売するための手段として用いることをすれば、そのデバイスの性能や機能による制限を機能メモリ・モジュール自身が受けてしまう。既存半導体プレーヤーがより有利になるということではなく、むしろ「持たざる強み」を活かすことすらできる。「活躍でできる」新しい領域として魅力的と言えるのではなかろうか。

図表 2.2 機能メモリ・モジュール実現に必要な三要素

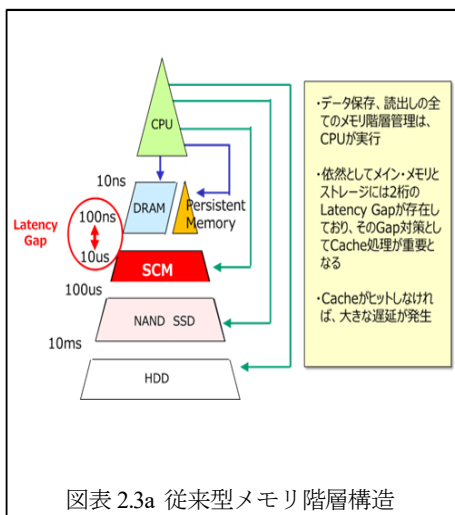


2) 事例1：機能メモリ・モジュールを用いた超低遅延メモリストレージシステム

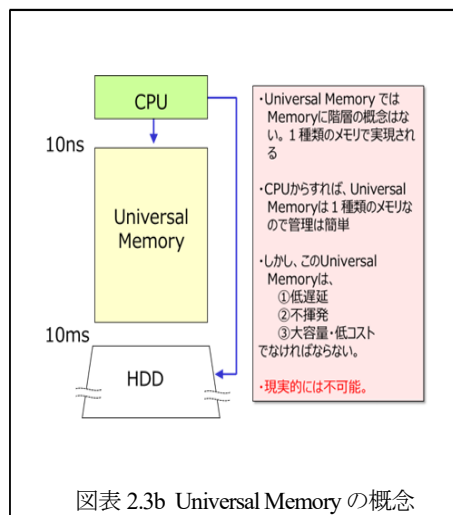
(1) メモリの低遅延化を機能メモリ・モジュールで実現

保存データの処理速度遅延対策について云えば、図 2.3a の様にデータの保存場所階層による遅延が異なるため、階層間の遅延処理が課題となる。つまりメモリ階層間へのデータ配置を制御し、Cache 処理を行うことで遅延対策を実施することが必要である。このデータ遅延対策のメモリ階層管理と Cache 処理の全てを、図 2.3b の通りプロセッサ側の H/W、S/W 処理で個別に直接命令して実行するため、データのより高速な処理が必要となれば益々プロセッサの能力向上と、複雑な S/W 開発が必要となる。この遅延の異なるメモリ階層の管理と制御をオフロード化し、機能メモリ・モジュールとして階層制御を行う。メモリ階層を一体化して仮想的 Universal Memory を実現しようとするものである。重要なことは、プロセッサ側から見て期待される低遅延を実現できるデバイスが機能メモリ・モジュールの I/F につながることである。この物理的低遅延デバイスの選定と配置が仮想的 Universal Memory 実現のカギとなる。

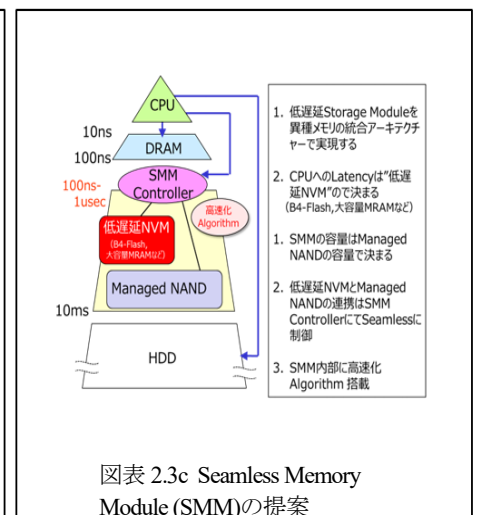
図表 2.3 メモリ階層構造と機能メモリ・モジュール



図表 2.3a 従来型メモリ階層構造



図表 2.3b Universal Memory の概念

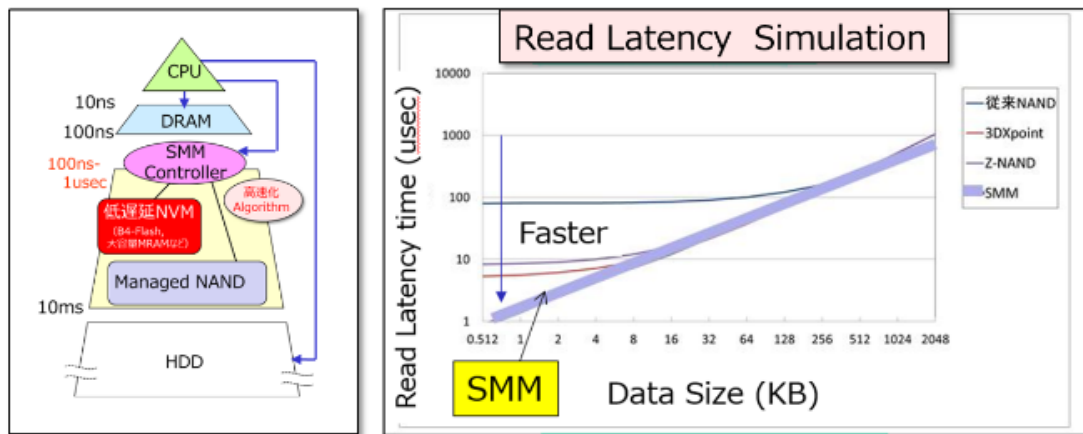


図表 2.3c Seamless Memory Module (SMM)の提案

(2) MM (Seamless Memory Module)による機能メモリ・モジュール

仮想的 Universal Memory を実現するため、現在、低遅延 NVM (Non Volatile Memory) と従来型 Managed NAND を用いた機能メモリ・モジュールである Seamless Memory Module (SMM) の研究開発が進んでいる。構成を図表 2.3c に示す。容量の小さい低遅延 NVM と高遅延ながら大容量 Managed NAND を Seamless Memory Management アルゴリズムで統合する。低遅延 NVM としては 1GB~8GB クラスでメインメモリと同レベルの 100nsec 級(特に読出し)の Latency の NVM が必要であるが MRAM では容量が小さすぎるため現時点では B4-Flash で検討を進めている。SMM の遅延 (Latency) 効果のシミュレーションを図表 2.4 に示すが、小規模データでの高速読出しが実現されている。

図表 2.4 SMM 技術 Simulation 評価



(3) SMMの低遅延性能をより効果的にするのは内部搭載アルゴリズム

SMM の低遅延性能を十分に効果的にするためには、搭載アルゴリズムの開発が重要となる。これまでデバイス間の遅延 (Latency) ギャップを緩和するために、Cache 処理を行ってきたが、これに代わる SMM 内部でのデータの処理をアプリケーションの要求に最適化することで、SMMのH/W的な低遅延性能によりCPUのパフォーマンスを向上することができる。事前検討では、簡易な SMM アルゴリズムでも CPU のパフォーマンスが向上することが確認されている。今後、H/W、アルゴリズム開発で検証を進めていく必要がある。

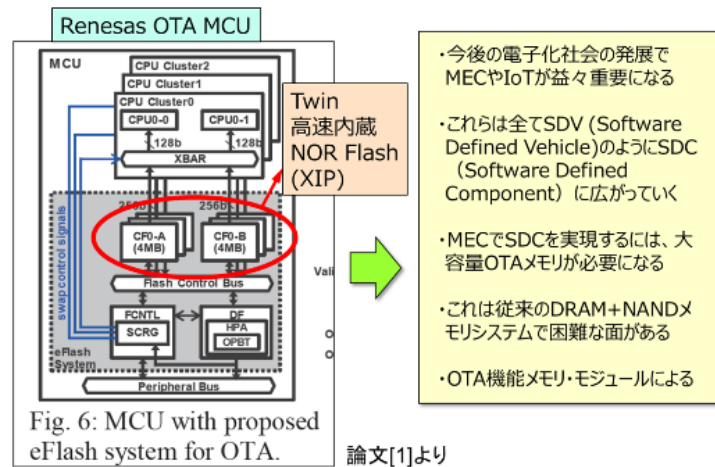
3) 事例2：OTAを機能メモリ・モジュールで実現

(1) OTAの拡大と機能メモリ・モジュールの必要性

コンピューターが移動し、社会空間に持ち出されるようになると、S/Wの更新やパラメータの変更などで、OTA(Over-The-Air)機能が重要となってくる。図表 2.5 に 2019 年にルネサスが発表した OTA 機能内蔵 MCU 論文^(注39)と今後の展開についてのコメントを示す。ルネサス論文では内蔵されている OTA 用メモリは、4MB x 2 となっているが、embedded NVM としては大容量だが、システムの規模が大きくなると外部メモリでの OTA 機能が必要となる。このような市場は MEC や IoT 系であるため小少量多品種製品が増える。そうした際に、個別機器の開発で OTA 機能の実装も同時に行うことは開発負荷の増大化を招く。また、OTA 機能を NAND+DRAM で実現すると処理速度や信頼性の点で課題が発生しやすく検証にも手間がかかる。こうした課題を解決するために OTA 機能を独立させた外付けの機能メモリ・モジュールで提供する。

^(注39) Akihiko Kanda, Takashi Kurafuji, Koichi Takeda, Tomoya Ogawa, Yasuhiko Taito, Kazuo Yoshihara, Masaya Nakano, Takashi Ito, Hiroyuki Kondo and Takashi Kono "A 24MB Embedded Flash System Based on 28nm SG-MONOS Featuring 240MHz Read Operations and Robust Over-The-Air Software Update for Automotive", 2019 Symposium on VLSI Circuits Digest of Technical Papers, page C211, 2019

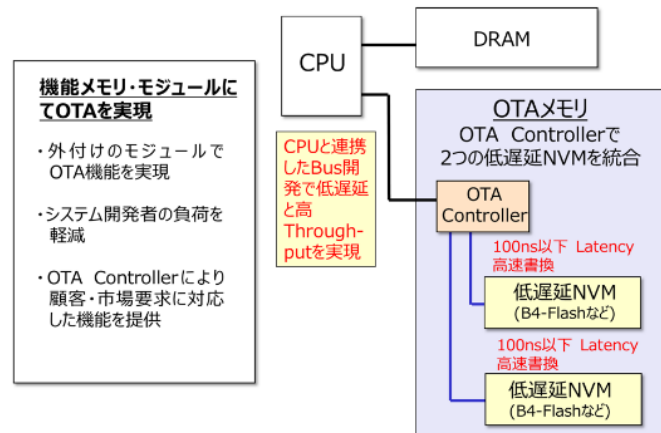
図表 2.5 OTA (Over-The-Air)の一例



(2) OTA 機能メモリ・モジュールの概念

図表 2.6に低遅延 NVM を用いた OTA 機能メモリ・モジュール概念図を示す。OTA 機能を実現するには、書換が速く、読出しが低遅延である NVM を用いることでシステムの構成を容易にできる。NOR 系の embeddedNVM を用いる MCU 内蔵 OTA と類似のシステム構成も可能となる。OTA 機能の仕様は OTA Controller により顧客や市場の要求に最適化することができる。

図表 2.6 大容量 OTA 機能メモリ・モジュール



4) 「ものづくり」から半導体「ことづくり」への発展

前述の二つの事例のように、機能メモリ・モジュールを活用できる領域は、HPC から MEC, IoT まで幅広い。コンピューティングのあるところには必ずメモリが必要となり、高度な機能が求められれば求められるほど、メモリ側の自律した機能実現が役立つようになる。前述 2 例だけでなく、図表 2.7 で示したような機能メモリ・モジュールが有用な領域は増えていく。こ

れまで半導体デバイスを提供するデバイス事業は、システム製品事業に部品としてデバイスを供給する「ものづくり」産業であった。半導体で実現できる機能が増え半導体の取り扱いもより複雑化する。半導体デバイス産業とシステム製品産業の間に、半導体機能モジュール産業分野が広がる余地は大きい。これは新産業分野であり、システムの **Solution** 作りに関わる半導体「ことづくり」の取組になる。今回は、メモリの新しい活用について機能メモリ・モジュールとして提案したが、メモリではない他の機能の半導体モジュールでの実現も広がると予想される。

図表 2.7 機能メモリ・モジュールの事例

機能要求	オフロード化対象機能	機能モジュール (IMM)	期待される市場
低遅延化	Latency最小化と最適データ配置	SMM (Seamless Memory Module)	HPC, MEC, Smart Phone, etc
連続動作化	OTA	OTA Memory Module	MEC, IoT, Car, etc
レジリエンス化	自動復帰機能	Resilience Memory Module	MEC, IoT, Car, etc
セキュリティ向上	検出、Back Up, NIST消去	Secure Storage Module	MEC, IoT, Car, etc
高信頼性化	瞬断バックアップ機能	Interruption Free Memory Module	MEC, IoT, Car, etc
低消費電力化	Hybrid XIP	Power Save Memory Module	MEC, IoT, Car, etc

こうした半導体「ことづくり」の産業には、半導体デバイスそのものの「ものづくり」、高度なモジュールに必要となってくる **HI(Heterogeneous Integration)**技術による「ものづくり」などが重要な役割を果たすことになる。更には、CPU を動かすソフトとデバイスを動かすファームウェアの間に、機能モジュールを機能させる中間的な **Gel Ware** とでもいうような新しいアルゴリズムの実装技術階層での進化が必要となる。こうした分野が、「世界で活躍できる領域」につながることを願う。

なお、図表 2.7 の文中で低遅延 NVM として **B4-Flash** を例示したが、機能メモリ・モジュールには、大容量の低遅延 NVM が重要な役割を果たす。**MRAM** や **ReRAM** であっても良いが、50nm 級で 2~4Gbit が既に実現できている唯一の高速書換可能な低遅延 NVM として用いた。**MRAM**、**ReRAM** などの低遅延 NVM が大容量化可能となれば機能メモリ・モジュールのキーデバイスになってくる。こうしたキーデバイスを保有しておくことが今後の半導体「ことづくり」に必要なことも付記しておきたい。

2. パワー半導体等 (SiC, GaN 等) <本項、経済研究所担当>

前章第2節でも触れたので、繰返さない。民間各社が賢明に動くのは当然だが、ときに、ケースによっては、各社だけでは互いに身動き取れず、挙句に各社相互に“Lose-Lose” (Win-Win の反対) の行動が目先の最適 (部分最適) となって、全体が弱る場合が現にあった。そうなりがちなシーンにおいては、政府その他第三者の介入は、行司役ないしブックビルダとして、悪くないどころか、必要適切であろう (むしろ第三者自身も行司として賢明であるとして)。要は、一今はともかく一、SiC にせよ、GaN にせよ、強い者を強く仕立てていく方策が欲しいところである。

3. ナノインプリント技術<本項、山本氏>

前章第2節ではデバイスのみを取上げ、日本の強みの一つである半導体製造装置に立入らなかった。また前章第1節では露光機敗退を痛恨事として振り返った。しかし液浸 ArF や EUV で敗退したのは、今さらの事態である。今後に向けては、露光機メーカーに残された強みを、将来に向けて的確に活かすことではなかろうか。その意味で、具体的にも可能性が既に見えつつあるユニーク技術を、パターニング装置として世界的存在に押し上げるべきで、それが前向きな再建だと考える。以下はその具体例である。

1) はじめに

近年、AI技術の発展・5Gの普及・IoTの進展に伴い、半導体の需要は急成長している。その中で、先端ロジック半導体の製造技術の核となるのは、EUV 装置である。EUV 装置はデバイスメーカーや欧州企業・産学研究機関との強力な連携体制により課題を克服し、2019 年にデバイス生産を開始した。一方で、EUV 露光装置は、装置価格が高額であり、かつ露光に必要なエネルギーを供給するために独自に発電所が必要と言われるほど、巨額な設備投資が必要となる。そのため、先端ロジック半導体の開発・製造は、TSMC、三星電子、Intel といった海外の大手3社が拠点となり、我が国の先端半導体製造技術は大きく後れを取るようになった。本章では、これを補完する技術の一つとして、ナノインプリント技術 (NIL 技術) について説明する。

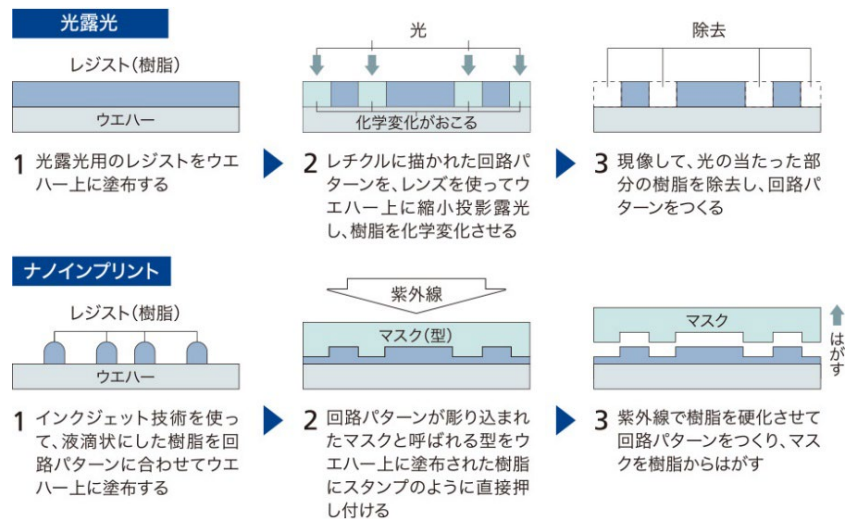
2) NIL 技術の特徴

(1) NIL の開発経緯

従来の半導体露光技術が光で回路を焼き付けるのに対し、NIL 技術は、パターンを刻み込んだテンプレート (型) をウェハ上に塗布されたレジストに押し当てて回路を形成するというシンプルでパターンを形成する (図表 2.8 参照)。そのため、NIL 技術は、光学性能に依存せず、テンプレート上の微細な回路パターンを忠実にウェハ上に再現できることを特徴とする。

また、安価な装置と製造工程の簡略化により、ウェハ生産コストの大幅な削減を見込むことができる。

図表 2.8 光露光とナノインプリントの比較 (注 40)



キャノン株式会社はインプリント手法の中でも、Jet and Flash Imprint Lithography (J-FIL) (注 41) と呼ばれる手法を用いている。J-FIL を用いた半導体製造技術の開発は、2001 年に創立された Molecular Imprints 社の提唱によって始まった (注 42)。同社は、J-FIL を適用した装置 Imprio シリーズをリリースし、NIL 技術のフィジビリティを示すことに成功した。

その後、キャノンが Molecular Imprints 社との協業を開始。これにより、Molecular Imprints 社によって磨かれた米国発の独自技術と、キャノンが得意とする装置開発技術が融合し、NIL 技術は製造技術の実現に向けて歩み始める。同社は、2014 年にデバイスメーカーと共同で、本格的なデバイス検証を開始するとともに、同年、Molecular Imprints, Inc.を買収し、Canon Nanotechnologies, Inc.とすると、装置開発を更に加速する。そして、2023 年に世界初のクラスター型半導体製造装置 FPA-1200 NZ2C をリリースした (図表 2.9 参照)。

(注 40) “常識を大きく変える半導体業界のイノベーター ナノインプリントリソグラフィ”。キャノンホームページ。2023.09.14, <https://global.canon/ja/technology/nil-2023.html>

(注 41) J-FIL, Jet and Flash Imprint Lithography は Molecular Imprints 社の登録商標。

(注 42) M. Colburn, S. Johnson, M. Stewart, S. Damle, T. Bailey, B. Choi, M. Wedlake, T. Michaelson, S. V. Sreenivasan, J. Ekerdt, and C. G. Willson, Proc. SPIE, Emerging Lithographic Technologies III, 379 (1999).

図表 2.9 ナノインプリント装置（FPA-1200 NZ2C）^{（注 43）}



（2）NIL 技術の特徴と強み

NIL 技術の特徴と強みを図表 2.10 に示す。NIL 装置は、光学性能に依存せずテンプレートのパターン性能を忠実に再現するため、既存の露光装置のような大掛かりな投影露光系を必要とせず、20nm 以下のラインやホールのパターニングが可能である（図表 2.11 参照）。さらには、パターンの忠実性を生かして、3D パターンの一括形成も可能である。これにより、従来の液浸露光装置では SAQP^{（注 44）} や LELE^{（注 45）} といった複数の工程を必要としていたパターンも、NIL 装置であれば、一回の工程でパターニングが可能となる。また、EUV 露光装置のようにハイパワーなレーザーを必要としないため、装置コストも安価で、かつ装置ランニング時の消費電力が膨大にならない。そのため、回路パターンが微細かつ複雑であるほどプロセスの工程削減効果を発揮する。

図表 2.10 NIL 技術の特徴と強み

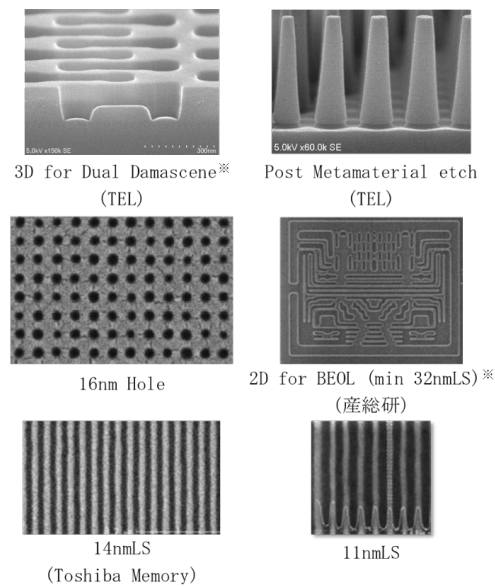
特徴	強み
テンプレートのパターンに忠実な転写性能	光学性能に依存しない忠実なパターン転写が可能。2D/3D パターンも 1 回で転写可能。
低コスト	複雑な投影光学系や、EUV 等の極端紫外光を必要せず、装置が安価。
省エネ	EUV 光源のようなハイパワーレーザが不要で、装置の消費エネルギーが少ない。
安定性	既存露光装置で培った装置製造品質で装置を製造。

^{（注 43）} “ナノインプリントリソグラフィ技術を使用した半導体製造装置を発売 シンプルな仕組みで微細な回路パターン形成を実現し幅広い半導体製造を実現”。キヤノンホームページ。2023.10.13,
<https://global.canon/ja/news/2023/20231013.html>

^{（注 44）} SAQP は、Self-Aligned Quadruple Patterning の略。露光装置で形成したパターンのピッチを、成膜とエッチング処理によって縮小する。1 回の処理でピッチを 1/2 にする工程を、SADP（Self-Aligned Double Patterning）、2 回の処理でピッチを 1/4 にする工程を SAQP と呼ぶ。

^{（注 45）} LELE は、Litho-Etch-Litho-Etch の略。露光とエッチングで形成されたパターン上に、再度露光とエッチングを重ねて、露光装置の解像限界以下のパターン形成を実現する。

図表 2.11 NIL のパターンニング事例



※の成果は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の助成事業の結果得られたものです

(3) NIL の実用化に向けた課題の克服

従来の露光技術が光で回路を焼き付けるのに対し、NIL は回路パターンを刻み込んだテンプレートウェハ上に塗布されたレジストに押し当てるというシンプルな原理で回路を形成する。しかし、シンプルなゆえに課題も多く、長い間、実用化は困難といわれてきた。

キヤノン、これらさまざまな課題を克服し、NIL 技術の製造装置化を実現した^(注46)。

- ① J-FIL 方式では、テンプレートをレジストに押印する際、気泡によってテンプレートのパターン部にレジストが充填することが阻害されて欠陥になり得る。押印時の雰囲気ガスとして分子の動力学直径が小さなヘリウムガスを用いることで、押印時の欠陥を抑制した。
- ② NIL は、テンプレートをレジストから引きはがす際(離型時)にパターンに応力が加わり変形すると欠陥になり得る。離型時の基板の姿勢や速度を制御で、離型時の欠陥を抑制した。
- ③ NIL は、ウェハ上にテンプレートを接触させるため、ウェハとテンプレートとの間にパーティクルが挟まると、テンプレートのパターンが破壊されるリスクがある。装置内の部品の表面処理、および装置内の気流制御技術により、パーティクルを低減した^(注47)。
- ④ NIL は、押印・離型時の摩擦によるテンプレートの位置ずれにより、既存の露光装置のようなグローバルアライメントによる nm レベルの位置合わせが困難である。テンプレートをレジストに押し当てる毎に、テンプレートとウェハの位置関係を高精度かつリアルタ

^(注46) 伊藤俊樹、フォトレジストの最先端技術 (株シーエムシー出版 (2022))

^(注47) T.Takashima et al.: "Nanoimprint System Development and Status for High Volume Semiconductor Manufacturing", SPIE 2016 Advanced Lithography, pp2 (2016)

イムで計測・制御する技術を、米国・Canon Nanotechnologies, Inc.と共同で開発し、数 nm レベルの重ね合わせ精度を実現した。

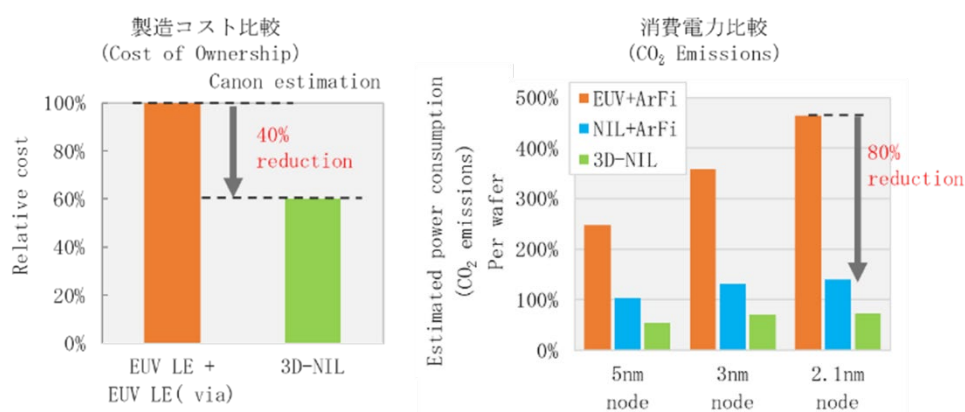
- ⑤ J-FIL 方式では、テンプレートのパターン部にレジストを高速で充填し、かつ均一な厚みのレジスト層を形成する必要がある。レジストの塗布量と位置を高精度に制御することでこれを改善した。

3) 今後の期待

NIL 技術は、1xnm のダイレクト加工を安価に実現する露光装置として、EUV 技術が先行する先端半導体の製造領域を、適所適材で補完していくことが期待される。

- ① NIL 技術は微細パターンや 2D/3D といった複雑なパターンを安価で、かつシンプルな工程でパターンニングする事が可能である。これにより、EUV や ArF 液浸工程で製造しているロジックやメモリの特定の工程では、NIL 技術を適用することで CoO の低減が可能となる。加えて、省エネの観点からも導入は効果大きい。そのため、先端デバイス製造上のグリーン化戦略としての効果も期待できる（図表 2.12 参照）。
- ② NIL 装置は、EUV 装置と比べて安価に微細加工技術を提供することが可能である。そのため、高額かつ大規模な EUV 露光装置の導入が難しい半導体メーカや、微細化技術を開発したい材料メーカ、周辺装置メーカ、大学・研究所等に対して、微細加工手段を提供できる。
- ③ 上記と同様に、生産規模が小さなデバイス、例えば SCM やアナログメモリ/ニューロモルフイックデバイス、光融合デバイスなどの微細加工工程を NIL で行う事も考えられる。

図表 2.12 NIL の消費電力および製造コスト



今後は、量産機である FPA-1200NZ2C を用いて、世界的デバイスメーカにおける量産試作をさらに継続することで、デバイスの生産技術に磨きをかけていくとともに、広く先端技術開発を支えながら、その可能性の幅を広げられる旨、展望するところです。

第2節 スピンオフ輩出含めたポートフォリオの拡充へ

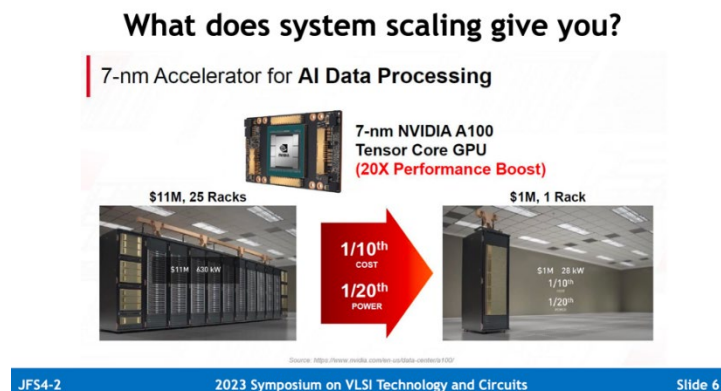
1. 半導体利用システム企画人材

前章第1節の振り返りで、日系ロジック半導体事業から、ファブレスが育たなかった問題に触れたことを受けて、以下の点を提起したい。

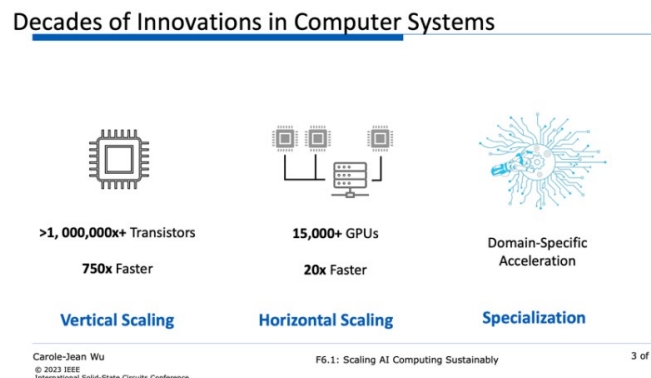
1) 「システム人材とチップ実装人材」の相互融合<本項、岡村氏>

今後、AI が主導する半導体産業は、スマホ以上に底辺が広いユーザーベースへの「サービス」を展開するプラットフォームになっていくだろう。なぜならば、AI が必要とする計算処理量と消費電力削減のトレードオフをバランスする為には、CPU/GPU に代表される汎用計算機から、特定の「サービス」に必要な計算処理量をハードウェア化して実行する必要があるからである（図表 2.13 参照）。スマホが携帯アプリの新規事業やスタートアップを沢山産んだプラットフォームになった様に、AI によるこれらの「サービス」のハードウェア化の要請（Domain Specific Acceleration）から、半導体産業がハードウェアベースの新規事業やスタートアップを沢山産むプラットフォームになるだろう（図表 2.14 参照）。

図表 2.13 An Integrated System Scaling Solution for Future High Performance Computing, (注48)



図表 2.14 Scaling AI Computing Sustainably (注49)



(注48) C.-H. Tung and D. C. H. Yu, TSMC, Taiwan, JFS 4-2 VLSI symposium 2023

(注49) Carole-Jean Wu, Meta, ISSCC 2023 - Forum 6.1

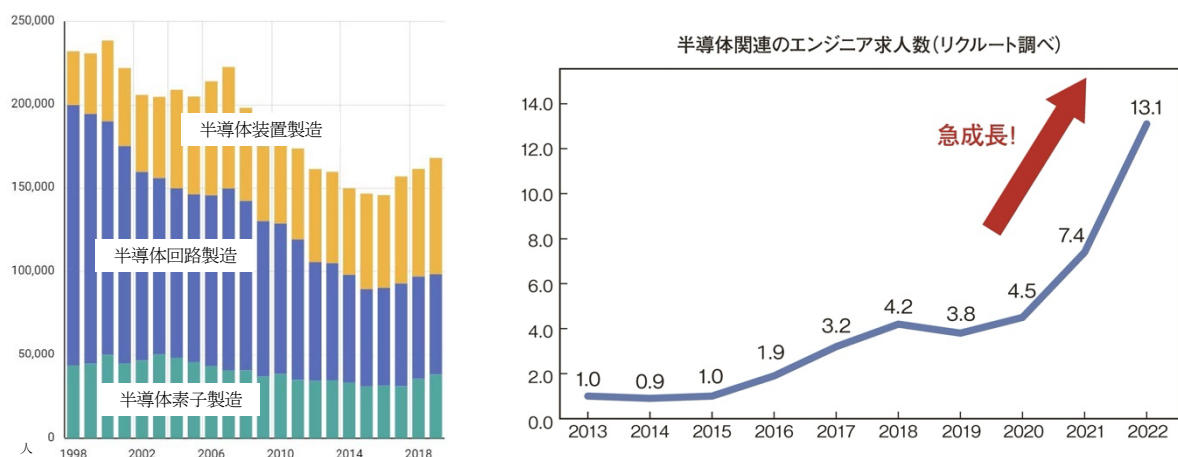
一方、「サービス」のハードウェア化にはシステムやアプリレイヤーの人材とチップへの実装レイヤーの人材との相互融合が必須であり、これらの人材の相互融合が進まないことは（日本では特に深刻な課題だが）、AI による半導体産業のプラットフォーム化と新規チップの爆発的な大量発生に対する最大の Dis-igniter となる。米国的な発想では、スタートアップへの投資を増やすことで、確率的に「システム人材とチップ実装人材」の相互融合の確率を増やして、イノベーションの導火線に火がつくように引導するのだろうが、失われた 30 年を経たことで「システム人材とチップ実装人材」の数が少ない日本では、投資による相互融合の確率増加だけでは、イノベーションの導火線に火がつかないのが実態だと前提に立ってその対応を考えるべきだろう。

つまり、日本の実情に合わせて「システム人材とチップ実装人材」の相互融合をプロアクティブに進めて、イノベーションの導火線に火をつけるための、より恣意的な仕掛けが日本には必要と思われる。

2) 「Igniter 人材」をどう育てるか？

失われた 30 年、特に半導体業界が経験した長期間の衰退過程を通じて、チップ実装人材の絶対数が少なくなっている（図表 2.15 参照）。

図表 2.15 半導体人材^(注50)の従業員数と半導体関連のエンジニア求人数^(注51)



同様に、図表 2.16 からシステム人材である IT エンジニア数の伸びも心元無い。システム人材側からチップ実装人材へのリスクリングに頼ることが難しいことがわかる。

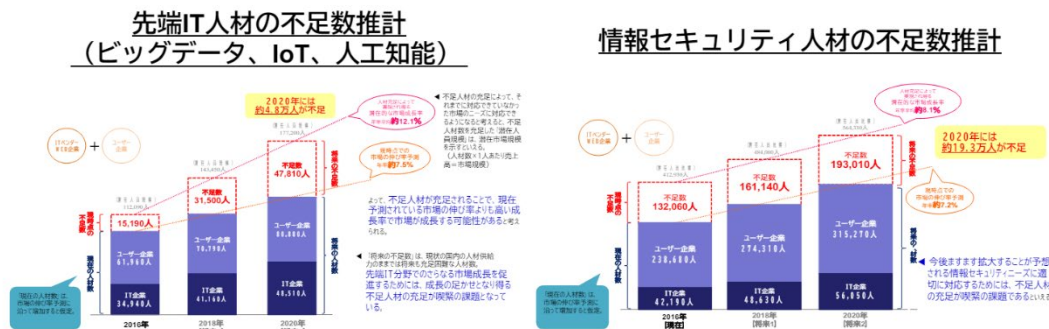
(注50) 「半導体人材」とは、ここでは集積回路製造業と半導体製造装置製造業、半導体素子製造業の従業員数を合わせた数のこと。半導体材料メーカーの従業員数は含まれていない（注 59 資料より）。

(注51) 久保田 龍之介. “半導体人材不足の裏で「圧倒的」求人数、無策の 30 年を取り戻せるか”. 日経クロステック. 2023.04.10, <https://xtech.nikkei.com/atcl/nxt/column/18/00138/040701260/>

図表 2.16 IT人材需要の変化 (注52)

IT人材需要の変化②

- 今後市場拡大が予想される「ビッグデータ」、「IoT」、「人工知能」を担う人材について、貴省の調査によれば、先端IT人材は約9.7万人、現時点での不足数は約1.5万人であり、2020年までにこの人材数が13.9万人、不足数が4.8万人にまで拡大すると試算されている。また、情報セキュリティ対策を担う人材は、産業界全体において非常に重要な役割を担うことが期待され、現時点での情報セキュリティ人材は約28.1万人、現時点での不足数は約13.2万人、2020年までにこの人材数が37.1万人、不足数が19.3万人にまで拡大すると試算されている。



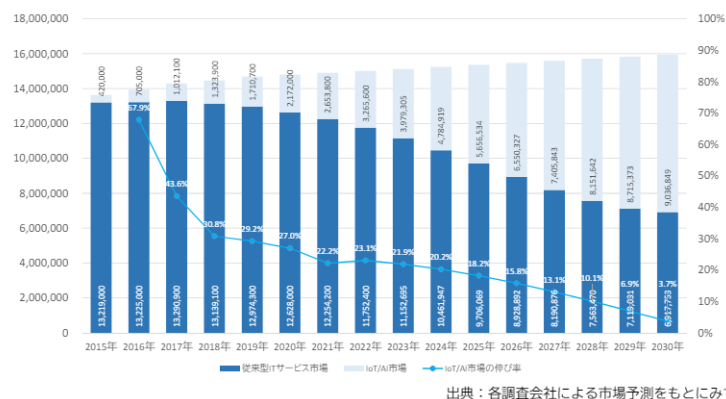
出典：経済産業省「ITベンチャー等によるイノベーション促進のための人材育成・確保モデル事業」

一方で、図表 2.17 からは IT サービス需要がクラウドプラットフォームから IoT/AI 向けエッジプラットフォームへ移行して行くことが想定されている。

図表 2.17 IT サービス需要の変化 (IoT・AI 等の進展) (注53)
ITサービス需要の変化 (IoT・AI等の進展) ②

- 従来型のITサービス需要 (第2のプラットフォーム：2nd PF) が減少する一方、クラウド、モビリティ、ソーシャル、ビッグデータ/アナリティクス、さらにはIoT/AIに係るIT投資 (第3のプラットフォーム：3rd PF) の伸びが予想される。
- 各調査会社の将来見通しをもとに、2030年までの中長期のIT市場の動向を推計すると、従来型のITサービス市場が2020年以降減少するのに対し、第3のプラットフォーム市場が大幅に増加し、2020年代後半には、ITサービス市場の過半数を超えると予想されている。

ITサービス市場の構造変化 (2ndから3rd PFの時代に)



(注52) 第1回「第4次産業革命スキル習得講座認定制度 (仮称)」に関する検討会。(2017年4月25日開催) 参考資料3「IT人材育成の状況等について」. 経済産業省 商務情報政策局 情報処理振興課.

https://www.meti.go.jp/shingikai/economy/daiyoi_sangyo_skill/pdf/001_s03_00.pdf

(注53) 上掲資料。

以上の現状を踏まえて、次の基本方針を提唱したい。

- ① 「システム人材とチップ実装人材」は、既存の人材プールからのリスクリングによる再教育に加えて、若い世代や女性向けの新たなキャリアラダー、海外高度人材の呼び込みプログラムとして位置付けること。
- ② 「システム人材とチップ実装人材」は、重点を IoT/AI のエッジプラットフォーム向けに対象を絞ること、キャリアスキルの拡大方向として「システムの下層とチップ実装の上層」の界面を重心に上下のレイヤーに広げていくこと。
- ③ IoT/AI 向けエッジプラットフォームに必要となる多様な応用 Usage に対応するための「システムの下層とチップ実装のそれぞれの物理改変に対応できる人材を養成すること。また毎度ゼロベースにて作り直すのではなくて、新規に必要な開発アイテムを最低限に抑えて、設計リソースや既設計 IP を再利用することを推奨すること。

3) 「IoT/AI 向けエッジプラットフォーム」とは

AI が契機となって半導体産業が「サービス」を展開するプラットフォームになっていく将来像を俯瞰した。クラウド側の「サービス」が、人の頭脳での情報処理であるとする、エッジ側での「サービス」は、五感からの情報処理(=脊髄反応)と考えるべきであろう。一般に頭脳での情報処理に対応するために AI には学習 (ML) が必要だと言われ、巨大な神経ネットワークモデル(LLM)向けのパラメータを抽出するためには、膨大な計算能力が必要とされることがキッカケとなって、昨今の最先端半導体の開発競争に火がついたと説明されている。一方で、五感からの情報処理に対応するために AI に必要とされる能力としては、「認識や分別」といったプリフィックスされた機能があれば十分であるという説明をされることが多い。つまり事前に学習されたパラメーターを小規模な神経ネットワークモデルに一度インストールするだけで良いという応用事例である。

しかしながら、現実の人間の情報処理はもう少し複雑である。五感からの情報の頭脳への通信時間律速により処理が間に合わない場合に対応するためには、頭脳での判断を待たずに脊髄にて情報を処理する。これは「火傷を避ける」経験のアナロジーとして忘れてはならない。また、年齢や練習を重ねるごとに五感からの情報に対する処理速度や精度が上がっていくこと、つまり脊髄での処理においても学習 (ML) が行われている。これは「スポーツや楽器演奏の習熟」経験のアナロジーとして忘れてはならない。

当然コンピューターにおけるクラウドとエッジの間には通信時間という制限があることから、またエッジ端末が配置されたそれぞれの周囲環境の違いや個体の経時変化・劣化に対応するためにも、エッジプラットフォームにも「認識や分別」といったプリフィックスされた機能に加えて「ローカル学習や自己アップデート」というような情報処理が必須となっていくと想定される。

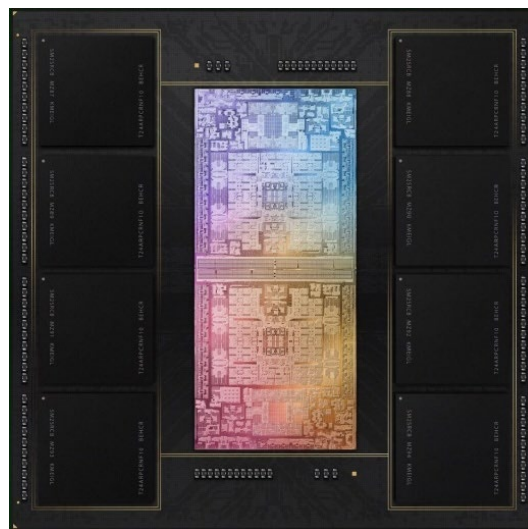
以上の認識を踏まえて、次の基本方針を提唱したい。

- ① 「エッジ向けプラットフォーム」には、認識や分別といったプリフィックスされた機能があれば十分であるという産業界の前提認識を改めること。
- ② 「エッジ向けプラットフォーム」には、必要なローカル学習や自己アップデート機能が、エッジ側 AI の差別化の源泉であることに注目し、学术界の研究を促進し、産業界での認知を広めること。
- ③ エッジ側での、ローカル学習や自己アップデート機能と、クラウド側での大規模学習機能との連携や最適化のようなシステムを俯瞰した産官学での研究・開発を加速すること。

4) 「チップレット技術」

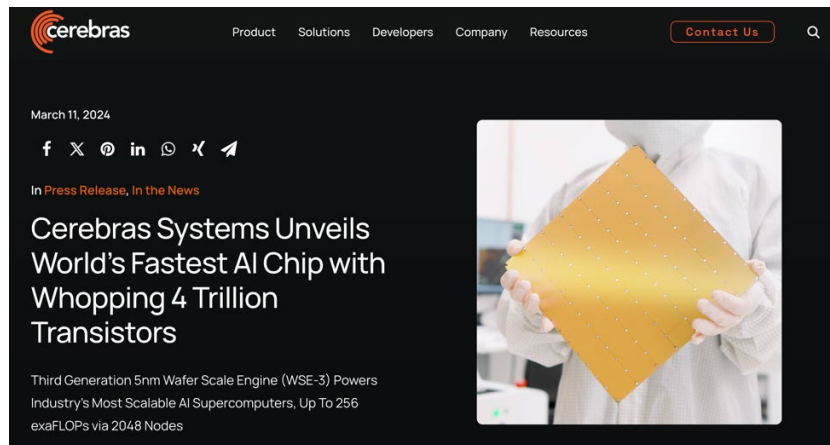
AI が必要とする計算処理量の増大が「サービス」のハードウェア化を促進していく一方で、ハードウェアの再利用や開発・製造コストの最適化、処理能力の増大に対応するために、複数のチップを密結合した「チップレット(Chiplet)」という技術が注目されている。微細化の進化以上のスピードで増大する CPU 計算処理能力を製品差別化の主因とするメーカーでは、計算処理能力を達成するためにレチクルサイズ(800mm²程度)の限界を複数のチップを密結合した「チップレット」により実現している(図表 2.18、図表 2.19 参照)。

図表 2.18 M2 Ultra (注 54)



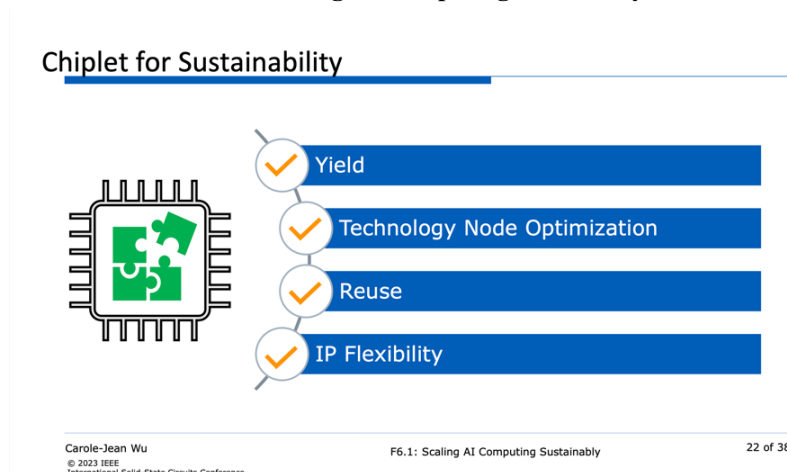
(注54) 提供：Apple; Screenshot by Stephen Shankland/CNET

図表 2.19 Cerebras Systems Wafer Scale Engine 3 (注 55)



チップレット技術は、HPC 向けのソリューションとして生まれ、チップ間通信の標準化団体として 2023 年に UCIE コンソーシアム (<https://www.uciexpress.org/>) が発足している。もともとは、計算処理量の増大に対応するためのホモジニアス・チップレットを起点とした技術であるが、将来の目標としてはヘテロジニアス・チップレット技術の実用化を目指している。複数チップの密結合によりレチクルサイズ限界を超えて実質的な集積度を上げていくことは、計算処理量能力の増大にダケに留まらず、一部チップの再利用+結果としての製造時 CO2 の削減、新規開発に伴うバグ発生リスクの排除や IP 活用の促進等々の SDG に向けたソリューションとして期待されている。

図表 2.20 Scaling AI Computing Sustainably (注 56)



つまり、チップレット技術はクラウド側だけではなく、エッジ側でも活用される技術として

(注55) “Cerebras Systems Unveils World’s Fastest AI Chip with Whopping 4 Trillion Transistors”. Cerebras. 2024.03.11, Press Release, <https://www.cerebras.net/press-release/cerebras-announces-third-generation-wafer-scale-engine>

(注56) Carole-Jean Wu, Meta, ISSCC 2023 - Forum 6.1

成熟していくと理解すべきである。

以上の認識を踏まえて、次の基本方針を提唱したい。

- ① エッジ向けチップレットに必須の技術開発に早期に着手することで、チップレット技術にかかるグローバル競争での比較優位を保つこと。
- ② チップレット HPC 向けの先端巨大チップ技術との認知を改めて、将来必ず重要課題として注目されるはずの、半導体製造にかかる SDG むけのソリューションとしての視点から開発を促進すること。
- ③ チップの再利用や IP 活用といった観点から、国際標準化等の関わりに積極的に関与を進めることで、産業界の比較優位を将来に渡り保つこと。

以上、半導体の設計・システム・企画・人材面からの課題を中心とした提言としてまとめた。

2. 企業のカベを超える（ファンドとベンチャー等）＜本項、美馬氏＞

各国でも半導体産業への支援が強化される中、企業・大学による半導体領域への研究開発が活発化していくことが予想される。これらの研究成果について事業化を進め、日本の半導体産業の強化に貢献していくことが求められる。

研究成果の事業化には幾つかの仕組みが必要だが、研究成果のインキュベーション、事業開発を進め、事業を発展していく過程でスタートアップのエコシステムは欠かせない。日本でも過去 20 年ほど、大学等を中心にスタートアップエコシステムの育成を目的とするプログラム、国の支援が発達してきた。特に、ここ 10 年はエコシステムも大きく成長してきており、大学中心に事業開発、発展に取り組む VC の存在や、大学発スタートアップで上場に至った成功事例も見られるようになってきた。

ただ、半導体領域のスタートアップに関する動向を考えると、日本においては十分な発展をしてきているとは言えない状況と思われる。図表 2.21 は、2020～2022 年の間で、中国を除く各国で半導体領域のスタートアップへの投資額を分野別に集計した結果であるが、米国やイスラエル等に比べると、日本の半導体領域のスタートアップへの投資は限定的といえる。2020～22 年は、半導体戦略がスタートした段階であることも考えると、今後は日本でも半導体領域のスタートアップが増加していく可能性は十分あると思われるが、これらを成長していくためには、半導体領域の産業構造を理解した上でスタートアップ的な仕組みを導入していく工夫が必要と考える。

図表 2.21 2020 年 1 月～22 年 6 月までの半導体領域のスタートアップへの投資額（中国除く）

単位：MUSD

	グローバル	米国	イスラエル	英国	カナダ	フランス	スイス	ドイツ	韓国	日本
Total	16,759	9,832	1,687	1,516	920	487	329	269	234	87
AI	3,728	2,516	328	399	332	14			50	5
Semi/Design	3,359	2,008	411	71	189	62	201	95	131	19
ADAS & Autonomy	2,749	1,518	166	281	244	66	11	8	20	
Automotive	1,782	1,058	65	370	22			55	16	
Quantum	1,760	960	114	162	115	87	90	18		10
Sensors	737	359	198	4		19	0	43		
IoT	556	286	220			17				
Equipment	337	165		2		51	10			53
Materials	324	264		4				20	17	
Manufacturing	320	101		166	4					
Security	287	157	66	23		23				
Photonics	251	184	41	2		14	6	2		
Display	200		10	31	14	133	2			
Memory	186	116	65	2						
EDA	183	141	3	1		0	9	29		

出所) Semiconductor Engineering より分析

まず半導体産業は、国内に閉じた市場ではなく、グローバルマーケットを対象とした市場となる。半導体の主なアプリケーション領域としては、PC、スマートフォンに加えて、AI がインフラ化されていく中でデータセンター、今後は自動運転等のオートモーティブ領域が拡大することが想定される。アプリケーションにより異なるとはいえ、大きな需要は米国が中心であり、半導体領域のスタートアップが成長するためには、グローバル展開を前提とした事業展開が必要となる。半導体領域は業界専門性が高く、業界ネットワークを理解しつつその中に入り、事業開発を行っていくことが事業の成長の必須条件となる。それらを考えると、地域を中心に展開する一般的な VC で対応していくことが難しく、産業構造を理解した上で VC を含むエコシステムを構築していくことが求められる。

米国でも半導体領域のスタートアップへの投資は簡単でないと認識されているが、図表 2.22 に示すように、半導体プレイヤーの CVC、半導体領域に強みを持つ Walden International のような VC が存在しており、加えて、大学スタートアップや Deep-tech 領域にフォーカスした VC も加わり、半導体領域のスタートアップへの投資を実施してきている。また、半導体領域に特化した Silicon Catalyst (<https://siliconcatalyst.com/>) のようなインキュベーションプログラムも実施されており、そこに半導体プレイヤー、成功体験を持つエンジェル投資家等も参加して、半導体スタートアップエコシステムを構成している。昨今の AI 需要も重なり、図表 2.23 に示すように、AI チップ等のユニコーン企業も創出されてきており、これらが米国の半導体産業の強さの源泉の 1 つとなっている。

図表 2.22 半導体投資件数の多い VC トップ 20

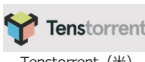
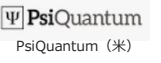
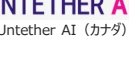
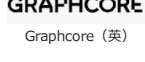
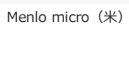
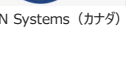
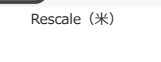
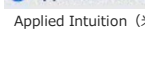
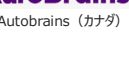
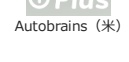
#	投資家名	投資家属性	半導体 投資件数	半導体 アクティブ企業数	AUM (\$M)	所在地
1	Intel Capital	CVC	43	20	13,300	Santa Clara, CA
2	Samsung Venture Investment	CVC	29	18	2,042	Seoul, SK
3	Walden International	VC	23	12	2,300	San Francisco, CA
4	UMC Capital	CVC	21	15	-	Taipei, Taiwan
5	Parkwalk Advisors	VC	19	9	506	London, UK
6	Applied Ventures	CVC	16	12	250	Santa Clara, CA
7	Atlantic Bridge Capital	VC	15	6	1,000	Dublin, Ireland
8	Kleiner Perkins	VC	15	5	14,282	Menlo Park, CA
9	A&E Investments	VC	14	14	-	San Francisco, CA
10	Bessemer Venture Partners	VC	14	3	19,000	Redwood City, CA
11	Cambridge Enterprise	VC	13	7	3,761	Cambridge, UK
12	Celesta Capital	VC	13	6	355	San Francisco, CA
13	M Ventures	CVC	13	8	618	Amsterdam, Netherlands
14	Molten Ventures	VC	13	4	1,627	London, UK
15	Qualcomm Ventures	CVC	13	7	2,000	San Diego, CA
16	Sequoia Capital	VC	13	5	85,500	Menlo Park, CA
17	Amadeus Capital Partners	VC	12	3	843	London, UK
18	Lux Capital	VC	12	3	5,553	Menlo Park, CA
19	Robert Bosch Venture Capital	CVC	12	6	-	Stuttgart, Germany
20	Sutter Hill Ventures	VC	11	3	9,097	Palo Alto, CA

注 1) 政府機関、アクセラレータ、エンジェルグループは除外

注 2) 中国に本拠地を持つ VC は除外

出所) Pitchbook より分析 (2012~2022 年)

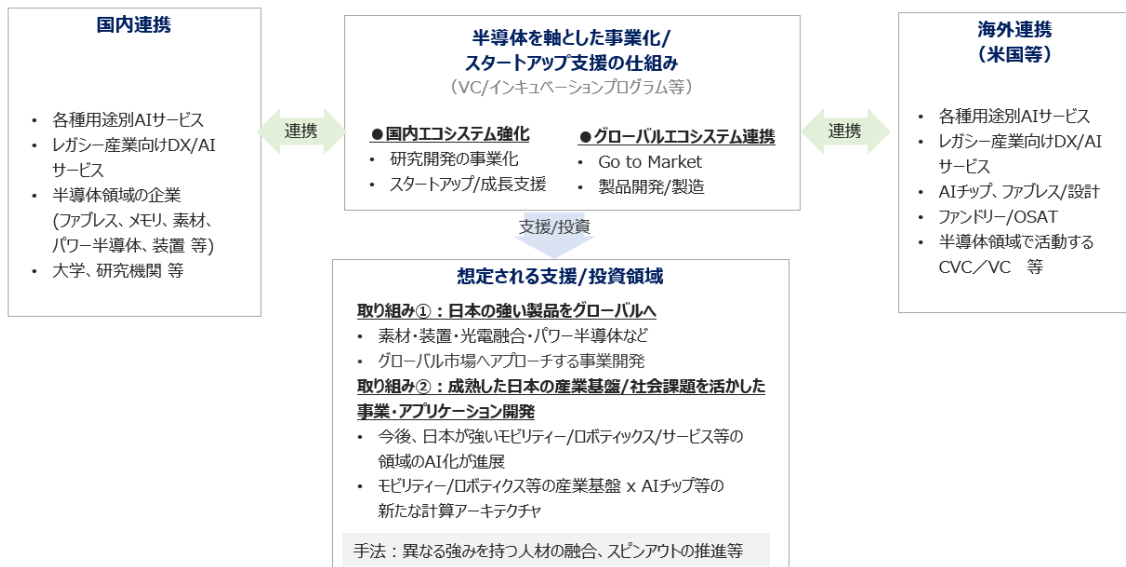
図表 2.23 2020 年 1 月~22 年 6 月までに 100MUSD 以上資金調達した
半導体関連スタートアップ

AI		Semi/Design		Sensors/Quantum/IoT	
 Cerebras Systems (米)	 Tenstorrent (米)	 Ayar Labs (米)	 NextSilicon (イスラエル)	 Vayyar Imaging (イスラエル)	 Williot (イスラエル)
 Luminous Computing (米)	 SambaNova systems (米)	 SiFive (米)	 Nuvia (米)	 PsiQuantum (米)	 Skylo (米)
 HAILO (イスラエル)	 Groq (米)	 Semifive (韓)	 Innovium (米)	EDA/Materials	
 Untether AI (カナダ)	 Graphcore (英)	 Menlo micro (米)	 GaN Systems (カナダ)	 Rescale (米)	 6K (米)
ADAS & Autonomy					
 Leddar Tech (カナダ)	 Robotic Research (米)	 Kodiak Robotics (米)	 Autobrain (スウェーデン)		
 Wayve (英)	 Applied Intuition (米)	 Autobrain (カナダ)	 Autobrain (米)		

半導体領域において、研究成果や埋もれた技術の事業化を促進するためには、事業の出口（アプリケーション）を意識し、支援していく応援団が必要となる。米国では CVC や専門性の高い VC、業界プレイヤー、エンジェル投資家等で構成されるエコシステムが、スタートアップ企業に彼らのリソース、ネットワークを提供することで、事業を大きく促進している仕組みが構築されている。日本でも、米国を中心としたグローバルエコシステムと繋がり、半導体領域の事業支援をグローバルで進めていくエコシステム構築が今後求められる。

エコシステム構築に必要な要件を図表 2.24 に整理した。エコシステムの構築の重要な要素の 1 つである VC を例にすると、半導体産業は国を跨るグローバル産業であることを考えると、従来のように地域を中心に展開するのではなく、産業軸で展開することが必要となると思われる。

図表 2.24 日本で求められる半導体領域での事業化/スタートアップ支援の仕組み



次に、日本からの半導体領域スタートアップを推進する上でポテンシャルがあると思われる領域について挙げさせて頂きたい。

従来から日本が強い領域（素材、メモリ、装置等）は技術的な蓄積もあり期待できると思われる。加えて、AIの社会インフラ化が進む中、今後は日本企業が強いシステム領域（例：オートモーティブ、FA等のロボティクス）でもAI活用が進むことが予想されており、この新たな領域（例：FA向けのAIチップ・システム）でのスタートアップ創出も十分可能性があると考え。ただ、システム領域と半導体業界は、これまで異なる業界であり、異なる専門性を持つ人材の融合、共同での取り組みを進めることは、簡単ではなかったのも事実と思われる。米国のAIチップスタートアップ等を見ていると、大手企業にてデータセンタービジネスを経験した人材（システム領域の人材）と、大手企業の半導体領域で経験した人材が独立して、新たなスタートアップを一緒に開始するケースも多い。日本でも、異なる専門性の持つ人材・事業を融合、再編していくことを推進していく仕組み作りが必要と思われる。

最後に、日本で半導体スタートアップを成長させるために考慮すべき事項を述べさせて頂きたい。

日本の半導体スタートアップは、これまで企業を独立して起業するケースもあったが、事業を拡大していくための企業インフラ（設備、販売網、知財等）を継続して獲得・維持できず、永続的な事業発展が困難になることも多々存在した。

米国、特にシリコンバレーでは、スタートアップ向けの支援インフラ（例：多様なマネジメントプール、エンジェル投資家等のステージ毎の金融支援、業界経験者による事業開発支援）が充実しており、独立起業しても様々なサポートが受けられる。このような支援インフラを構築していくことは重要だが、これらの構築に一定の時間がかかるのも事実である。

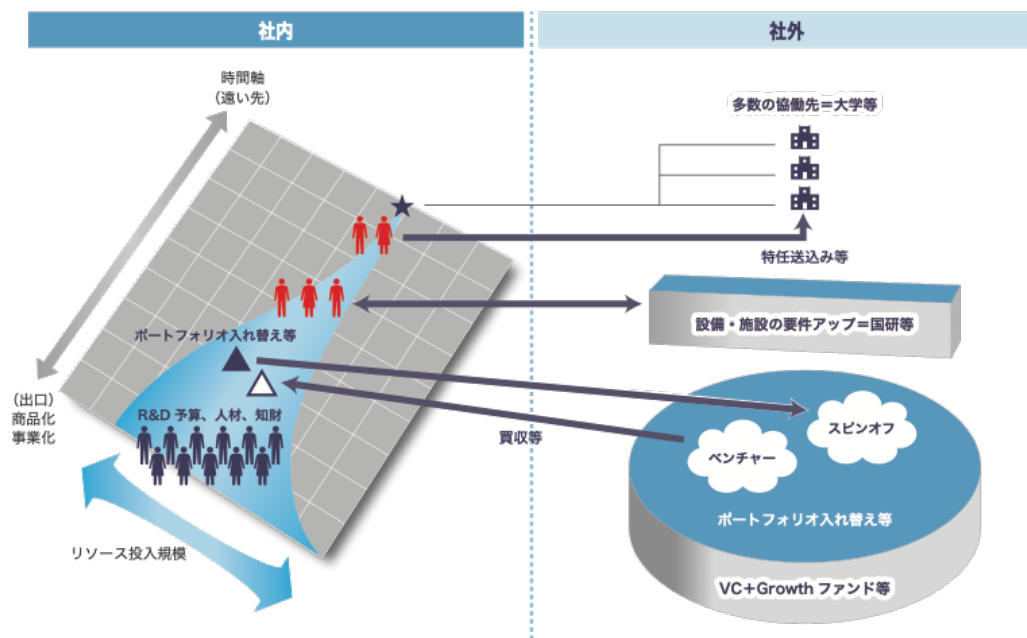
日本では大手企業に埋もれた技術、人材も多いこともあり、これらの人材が企業から単に独立起業するのではなく、スピンアウト等を活用することで、一定の企業インフラを受けつつ、事業発展を考えていくことが現実的ではないかと考える。そのようなスピンアウト企業に、本文前半で書かせて頂いた専門性のある VC・エコシステムから支援を受けることで、グローバルでの事業発展を模索していくことが、適切な方法の 1 つと思われる。

結びにかえて： 人材の前向き流動を

以上、第1章が総論的だったのに対して、この第2章では、第1節で具体可能性の例を重要とみられる個別技術で挙げ、第2節では人材プラットフォームとなり得る例と、ファンドなど、横串的可能性として挙げた。第1章からもつながる問題だが、日本社会は会社その他既成の組織のカベを超えた人材の流動が、まだ決定的に不足しているようにみえる。就業の“強制的・高圧的な”不安定化を避けるべきは当然として、“自主的・前向きな”流動に対しては、さらに一段のエンカレッジが求められるのではないかな。

その際は、企業に一方的不利益を与えるものでないことが求められ、企業と就業者の利害バランスにも配慮が求められ、調整はハリの穴を通すように難しいかもしれないが、長期に考えて企業にとっても適切と思われる折合い地点を探さねばならない。

とくに第1章の敗退経緯についても鑑みても、日本と海外を対比したとき、圧倒的に目立つ相違は、前に A 社だった人が、次には B 社にいて、次に政府部門にいた、、などの動きを通じて、知見・経験が、人伝いに組織のカベを超えて転移される点である。それによって、“社会全体で”、技術なり、経験なりが、保持されていく制度・慣行へ向け、一步一步、少しずつでも進めたいものである。ファンド等はその手伝いもできるはずである。



コラム3 ロジック半導体集積回路の将来： 微細化は終焉、高集積化は継続

ロジック集積回路の次世代、次々世代の開発が進んでおり、2025年には2nm(2ナノメートル)世代が量産される見込みである(注57)。本稿では、実際にどの程度の微細パターンが形成されているか、2031年ごろに微細化が終焉を迎え、と予想される中、以後どのようにして高集積化が実現可能かについて解説する。

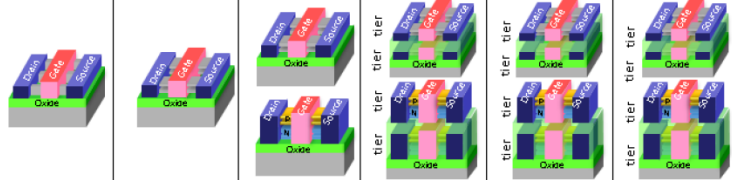
1) 3nm世代のロジック集積回路に、3nmのパターンはどこにもない！

本稿の執筆時点で、3nm世代のロジック集積回路が量産されているが、その集積回路のチップ中に3nmの寸法が使われている箇所はない。最下層の金属配線(M0)のピッチは24nm程度であり、パターンの線幅と間隔は12nm程度である。

2) 2031年ごろ、微細化は終焉を迎える

図表コラム3.1に半導体産業で使われている世代名(Logic Industry “Node Range” Labeling)と実際のパターン寸法との対応を示す(注58)。今後も微細化は続くが、その進行はだんだん緩やかになり、2031年頃に微細化は終焉を迎え、と予想されている。

図表コラム3.1 ロジック集積回路に使われるトランジスタ構造とパターン寸法(注59)

YEAR OF PRODUCTION	2022	2025	2028	2031	2034	2037
Logic industry “Node Range” Labeling	G40M24	G45M20	G42M16	G40M16/T2	G38M16/T4	G38M16/T6
Fine-pitch 3D integration scheme	Stacking	Stacking	Stacking	3D VLSI	3D VLSI	3D VLSI
Logic device structure options	finFET LGAA	LGAA	LGAA CFET-SRAM	LGAA-3D CFET-SRAM	LGAA-3D CFET-SRAM	LGAA-3D CFET-SRAM
Platform device for logic	finFET	LGAA	LGAA CFET-SRAM	LGAA-3D CFET-SRAM-3D	LGAA-3D CFET-SRAM-3D	LGAA-3D CFET-SRAM-3D
						
LOGIC DEVICE GROUND RULES						
M0 pitch (nm)	32	24	20	16	16	16
M1 pitch (nm)	32	23	21	20	19	19
M0 pitch (nm)	24	20	16	16	16	16
Gate pitch (nm)	48	45	42	40	38	38
Lg: Gate Length - HP (nm)	16	14	12	12	12	12
Lg: Gate Length - HD (nm)	18	14	12	12	12	12
Channel overlap ratio - two-sided	0.20	0.20	0.20	0.20	0.20	0.20
Spacer width (nm)	6	6	5	5	4	4
Spacer k value	3.5	3.3	3.0	3.0	2.7	2.7
Contact CD (nm) - finFET, LGAA	20	19	20	18	18	18
Device architecture key ground rules						
Device lateral pitch (nm)	24	26	24	24	23	23
Device height (nm)	48	52	48	64	60	56
FinFET Fin width (nm)	5.0					
Footprint drive efficiency - finFET	4.21					
Lateral GAA vertical pitch (nm)		18.0	16.0	16.0	15.0	14.0
Lateral GAA (nanosheet) thickness (nm)		6.0	6.0	6.0	5.0	4.0
Number of vertically stacked nanosheets on one device		3	3	4	4	4
LGAA width (nm) - HP		30	30	20	15	15
LGAA width (nm) - HD		15	10	10	6	6
LGAA width (nm) - SRAM		7	6	6	6	6
Footprint drive efficiency - lateral GAA - HP		4.41	4.50	5.47	5.00	4.75
Device effective width (nm) - HP	101.0	216.0	216.0	208.0	160.0	152.0
Device effective width (nm) - HD	101.0	126.0	96.0	128.0	88.0	80.0
PN separation width (nm)	45	40	20	15	15	10

(注57) Majeed Ahmad. “2030年までに1nm製造へ、TSMCがロードマップ実現に自信” EE TIMES Japan. 2024.01.09, <https://eetimes.itmedia.co.jp/ee/articles/2401/09/news064.html>

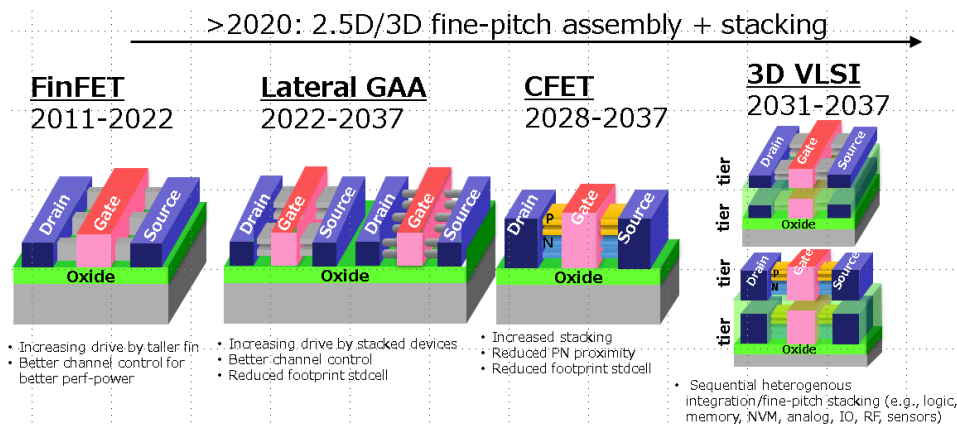
(注58) IRDS (International Roadmap for Devices and Systems) 2022 Edition “More Moore” Table MM-7, <https://irds.ieee.org/editions/2022>

(注59) IRDS (International Roadmap for Devices and Systems) 2022 Edition “More Moore” Table MM-7, <https://irds.ieee.org/editions/2022>

3) トランジスタ構造の3次元化などを駆使して集積度の向上が続く

微細化が鈍化し飽和しても、ロジック集積回路の集積密度を向上させ、単位演算あたり消費電力を向上させることは可能である。従来はシリコン基板の表面に平面型のトランジスタを形成していたが、現在（概ね 16nm/14nm 世代以降）は FinFET（フィン型トランジスタ）が主流となり、今後は更に複雑な3次元形状のトランジスタを実用化すべく、研究開発が進められている。図表2にトランジスタ構造の進化を示す。2031年以降、微細化が終焉を迎えてもトランジスタを3次元的に積層することで集積度を高めることが可能である。

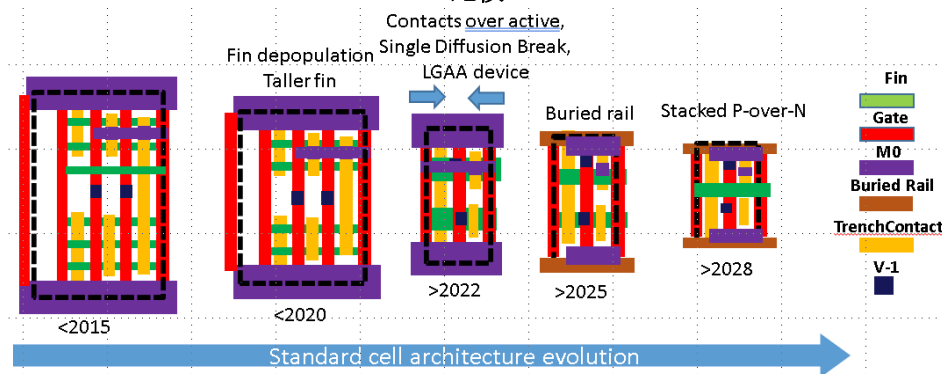
図表コラム 3.2 3次元トランジスタ構造の進化 (注60)



4) 集積度向上のための工夫：DTCO (Device System Co-Optimization)

図表コラム 3.3 は設計ルール（最小寸法）が一定となるような縮尺を使って、ロジック集積回路のスタンダードセル（基本的な回路ブロックのこと）を描いたものである。プロセス技術の進歩とトランジスタ構造の3次元化が相俟って、設計自由度が増し、スタンダードセルの微細化が実現されていることがわかる。2025年以降はウェーハ裏面からの電源供給が実現されると予想されている (注61)。このほか、3次元実装技術による集積度向上も期待される。

図表 コラム 3.3 ロジック集積回路のスタンダードセル（基本的な回路ブロック）レイアウトの比較 (注62)



(注60) IRDS (International Roadmap for Devices and Systems) 2022 Edition “More Moore” Figure MM-4, <https://irds.ieee.org/editions/2022>

(注61) Naoto Horiguchi and Eric Beyne, “Backside power delivery,” <https://www.imec-int.com/en/articles/how-power-chips-backside>

(注62) IRDS (International Roadmap for Devices and Systems) 2022 Edition “More Moore” Figure MM-3, <https://irds.ieee.org/editions/2022>

(禁無断転載)

23-7

半導体において日本が世界の中で活躍できること

令和6年3月

一般財団法人 機械振興協会 経済研究所

委託先:株式会社 ドゥーリサーチ研究所

〒105-0011 東京都港区芝公園3丁目5番8号

TEL: 03-3434-8251

<http://www.jspmi.or.jp>